

【半導体戦略プロジェクト】

～産業競争力強化のための先端研究開発～

2012年3月6日

産業競争力懇談会 **COCN**

【エグゼクティブサマリ】

- 本プロジェクトの基本的な考え方

半導体産業は半導体材料、半導体製造装置、半導体デバイス、半導体機器、各々産業の有機的な結合により成り立っている。その競争力強化のための先端研究開発を考える場合、これら技術階層間のシナジー効果を発揮できる先端研究開発分野について、しっかりとした共同開発体制を構築することが重要である。またそのことが、掲記の全てのレイヤーにおいて強い企業を有するという我が国の特徴を真に活かした産業競争力の維持向上の施策と考えられる。もちろん、これが単なる国内連合を志向するものではなく、海外メーカを含めた業界図の中で、国内企業の競争力を総合的にあげるための戦略とならねばならないのは言を待たない。

- 検討の視点と範囲

以上の認識の下、材料・装置・プロセス・デバイスの各レイヤーの現状分析を進めると共に、2020年代に向けて変貌する社会の世界的な潮流である3つのストリーム

- ① 情報ストリームとしてのクラウドコンピューティング、
- ② 電力ストリームとしてのスマートグリッド、
- ③ ヒトやモノのストリームとしてのITSやスマートロジスティクス

の大規模化・高速化・効率化・安定化・安全化のため、半導体機器が基盤技術としてどう望まれ、大きな市場を形成するかという視点から半導体産業の今後の先端研究開発の方向性を探り提言とした。また、其の中で産業競争力の源である、人財の継続的な育成・供給を目的とした大学の共同参画の方向性についても検討した。

- 産業競争力強化のための課題と提言

全世界を包み込む情報ストリームとしてのクラウドコンピューティングの今後の更なる発展には、サーバやクライアント側の低消費電力携帯端末の大容量化・高速化が必要とされ、半導体メモリのさらなる大容量化および論理LSI処理速度の高速化低消費電力化が重要な基盤技術となる。半導体メモリの大容量化には半導体スケーリングによる素子微細化と、素子レベルあるいはチップレベルでの積層化（3次元化）が必要であり、論理LSIにおける処理速度の高速化では、スケーリングとマルチコアに代表される並列化が重要な要素を担う。また、同種・異種LSIの超積層技術による競争力のあるシステムインテグレーションが必要である。2020年代にはシングルnmレベルのスケーリングが必須であり、そのための技術を有する事が半導体デバイスメーカのみならず、装置メーカ、材料メーカにとって競争力の維持向上ために不可欠である。そのため、シングルnmレベルのリソグラフィ技術を早期に具現化することが肝要であり、我が国の国際競争力を持つ半導体装置メーカ・材料メーカと半導体デバイスメーカ、国内化学系有力大学研究室が参画して新しいリソ技術を共同開発していくことが必要である。本施策は其の実現により、シングルnm世代のプロセス開発、デバイス開発、回路開発、分析技術開発を加速するという大きな波及効果を見込む事ができ、わが国技術優位性向上のための有力な基盤を構築する

事に繋がる。さらに、システムLSIにおいては、市場ニーズに即応できるハードからソフトまでを考慮した半導体システムの最適解を生み出し続けることのできるプラットフォームの構築が鍵となる。ここには装置技術として多層配線としてのTSV (Through Silicon Via) -3D 積層の総合技術が含まれる。

シングルnmレベルのリソグラフィ技術開発の環境は、高いクリーンネスをもつ湿度を管理された300mmクリーンルームである必要がある。材料・プロセス開発のための装置群、また、パターン形状観察装置、欠陥検出装置、さらにはパターンが適切に形成されたかどうかを電氣的に評価するための設備群が必要になる。加えて適切な材料選定のためには、化学系のシミュレーションができる環境も必要である。以上を鑑みると、列記してきた先端開発環境の多くを既に有する、つくば市産総研に設置された‘つくばイノベーションアリーナ (TIA)’のスーパークリーンルームと其の周辺の研究施設が共同研究開発の最有力候補地と考えることができる。当該施設に必要な最低限の整備を行い、多くの企業と大学が連携し、共同で研究開発を進めていくことが実現の必要条件と考えられる。ウエハレベル TSV-3D 技術については、まず多層配線レベルのTSV-3D 技術、あるいは接合技術を低コストかつ高精度で製造する技術開発を行い、LSI 積層技術にとっての基盤技術を確立していく必要がある。さらに、EDA・設計技術については、STARC、福岡先端システムLSI 開発クラスターの参画を検討する。いずれの活動についても環境整備・共同研究開発への国の支援が強く望まれる。

将来の電力システムでは、スマートグリッドによって時間的・地理的な電力の需給不均衡を解消し、発電から消費に至る電力供給の全体最適を実現することが必要とされる。これらは全てEMS (Energy Management System) と呼ばれる狭域内の供給/消費システムと電力系統が協力することで成し遂げられるが、そのためには多数の電気機器を連携・協調運用するための電力制御システムの大量導入と高効率化が重要な鍵となる。それゆえ高温、高耐圧、高信頼、高機能パワーモジュールの開発が必須であり、翻るとその早期に実現により、スマートグリッド、パワーデバイスおよびそれに関連する産業でグローバルに打ち勝つことができると考えられる。

そのための具体策として、新たな国家プロジェクト（以下、次期国家プロジェクト）を提案する。次期国家プロジェクトでは、スマートグリッドに必要なパワーモジュールをターゲットとしSiC デバイス技術、高機能パワーモジュール用材料・部品技術開発を進めるとともに、モジュール化技術まで広い範囲での技術のすり合わせを実施する。内 SiC デバイス技術については、5kV 耐圧で抵抗を下げることもできる新構造デバイスおよび 10kV 超で必要となるバイポーラデバイスを主なターゲットとし、これらのデバイスを実用化レベルにする開発を実施する。またパワーモジュールについては主回路・ドライバ・アイソレータ・実装などモジュールを構成する全部分で、材料からプロセス、デバイスに到る多分野の技術を横断的に開発し、多様な技術をすり合わせてトレードオフを最適化する取り組みを行う。つくばイノベーションアリーナ (TIA) は、パワーエレクトロニクス的一大研究開発拠点であり、今後さらにパワーモジュール全体に開発分野を広げ、材料、デバイス、部品などで産・学・独法が連携してブレークスルー技術を開発することが重要であり、環境整備・共同研究開発への国の支援が強く望まれる。

ITS やスマートロジスティクスは情報・電力ストリームの一大活用領域であることから、以上述べてきた高性能半導体およびパワー半導体先端研究開発の提言を具現化していく事は、その直接的な効果、また波及効果をもって2020年代の世界の3大ストリーム市場全てに大きく貢献できる基盤技術の構築を進めることであり、それゆえ、我が国半導体産業全体の活性化と世界市場での競争力強化が実現されることにつながる。

また、本提言のような産独学連携の下で共同研究開発を行うことで、大学（院）の学生のみならず、企業の特に関心研究者が他産業の研究者たちと自由闊達にアイデアをぶつけ合う場が創生され、単に共同開発期間のみならず、その後の業界内の人間関係の広がりとしてわが国の半導体業界の将来的な競争力強化に寄与する。パワー半導体関連では、電力の利用が進むとともに、その利用形態もますます高度化する事が予想されており、この分野の専門家がますます必要になっている。これらの分野のプロジェクトに参画することで、現在手薄になっているパワーエレクトロニクスや電力システムにおける人材育成や基礎・基盤技術力を強化することができる。このことも将来の産業競争力維持向上のための大きな礎となる。

【目 次】

第1章：提案の背景

1. 1 半導体産業の位置づけ
1. 2 わが国半導体産業の分析
1. 3 わが国半導体産業競争力の課題と戦略
1. 4 2020年代社会の洞察と半導体先端開発の方向性

第2章：高性能半導体の先端研究開発への提言

2. 1 クラウドコンピューティング社会と半導体産業への期待
2. 2 半導体高性能化の方向性
2. 3 シングルnmに向けたスケーリング技術
2. 4 シングルnmリソ技術実用化に向けた課題と提言
2. 5 ウエハレベルでのLSI微細積層化技術の課題と提言
2. 6 提言実現の具体的手段
2. 7 まとめ

第3章：パワー半導体の先端研究開発への提言

3. 1 スマートグリッドの波及効果
3. 2 パワーデバイスの開発状況
3. 3 パワーデバイスの研究開発課題
3. 4 提言
3. 5 提言実現の具体的手段
3. 6 まとめ

第4章：提言による産業競争力向上と我が国経済への効果

第5章：まとめ

5. 1 今後の半導体先端研究開発に関する提言まとめ
5. 2 その他の提言
5. 3 今後の検討

<参考文献>

【はじめに】

産業の米とも呼ばれる半導体は、あらゆるエレクトロニクス製品に搭載され日常生活を含む社会の隅々にまで浸透している。東日本大震災で明らかになったサプライチェーンの危機は、半導体産業なくして我が国の基幹産業が成り立ち得ないことを示した。折しも、米国経済の回復の遅れ、欧州における金融危機が世界経済における大きな不安定要因となり、台頭する新興国企業との競争激化をあわせ、我が国産業界を取り巻く国際環境は厳しさを増す一方である。そのため、我が国主要産業の一つである半導体産業の競争力を強化し、産業界全体の競争力へ繋げていくことが重要な課題である。

半導体産業は川上の装置メーカーや材料メーカーから半導体チップを提供するデバイスメーカー、それをコンポーネントとして最終製品に組み込む川下のセットメーカーという形で結ばれている。中でも装置メーカーや材料メーカーは特に強い国際競争力を保持しており、これらメーカーとデバイスメーカー・セットメーカーの連携を最大限に図る事が半導体産業の競争力強化の一つの鍵である。一方、企業競争力の源が、単に優秀というのみならず企業人として世界と戦える人財にあることは言を待たない。先端技術開発とそれを担う優秀な人財の育成をいかに効率的に進めていくかが課題である。

そのため本報告書は、材料・装置・プロセス・デバイス・機器の各技術階層間のシナジー効果を発揮できるような先端研究開発を、産業競争力強化の視点から中長期的な戦略に基づき、産独学の密接な連携を視野に入れて提言する。政府、関係省庁、大学等研究機関のご理解を賜り、産独学のまさしくオール・ジャパン体制で半導体産業の競争力を強化する本提言の実現に、絶大な御支援を賜る事を期待している。

産業競争力懇談会
会長（代表幹事）
榊原 定征

【プロジェクトメンバー】

プロジェクトリーダー サブワーキンググループ リーダー	西山 彰	株式会社東芝 研究開発センター 次長
	大森 達夫	三菱電機株式会社 パワーエレクトロニクス製作所 副所長
メンバー	四戸 孝	株式会社東芝 研究開発センター 電子デバイスラボラトリー 研究主幹
	東 司	株式会社東芝 デバイスプロセス開発センター リソグラフィプロセス技術開発第二担当グループ長
	豊田 吉彦	三菱電機株式会社 SiC デバイス開発センター 副センター長
	中田 修平	三菱電機株式会社 SiC デバイス開発センター デバイス実証グループマネージャー
	関口 章久	東京エレクトロン（株） SPE マーケティング本部長
	秋永 広幸	独立行政法人 産業技術総合研究所 ナノデバイスセンター センター長
	山口 浩	独立行政法人 産業技術総合研究所 先進パワーエレクトロニクス研究センター 副研究センター長
	富川 真佐夫	東レ株式会社 電子情報材料研究所 研究主幹、リサーチフェロー
	姫島 義夫	東レ株式会社 電子情報材料研究所 所長
	松見 昭一	JSR 株式会社 電子材料事業部リソグラフィ 材料部 部長
	小久保 輝一	JSR 株式会社 研究開発部 主査
	岡本 和也	ニコン株式会社 コアテクノロジーセンター プロセス機器開発部門 部門長
	菅谷 功	ニコン株式会社 コアテクノロジーセンター プロセス機器開発部 第一開発課 マネージャー
	服部 吉宏	住友商事（株） エレクトロニクス・マテリアル 第二事業部 部長付
	秋元 浩一	（株）住友商事総合研究所 新技術企画室 室長付
	関 浩一	ルネサスエレクトロニクス（株） 技師長
事務局	川島 広文	株式会社東芝 技術企画室 参事
	石原 貴光	株式会社東芝 研究開発センター研究企画部 参事
オブザーバー	福岡 雅夫	一般社団法人 半導体産業研究所 所長
	上田 潤	一般社団法人 半導体産業研究所

【本 文】

第1章：提案の背景

1. 1 半導体産業の位置づけ

我々の日常を見渡し、意識されているいないにかかわらず非常に多くのものに半導体が使われている事は事実である。所謂電子機器といわれるTVやビデオ、コンピュータやスマートフォンは当たり前として、ゲーム機器、自動車・電車などの交通機器やLEDをはじめとする照明、種々センサー等社会のあらゆる場面で半導体は無くしてはならない部品となっている。それが、半導体デバイスの売り上げだけでも25兆円といわれる世界の一大産業を形成している理由であり、また半導体が産業の‘米’といわれる所以である。

ここに東日本大震災の半導体サプライチェーンへの影響に関するチャートがある。

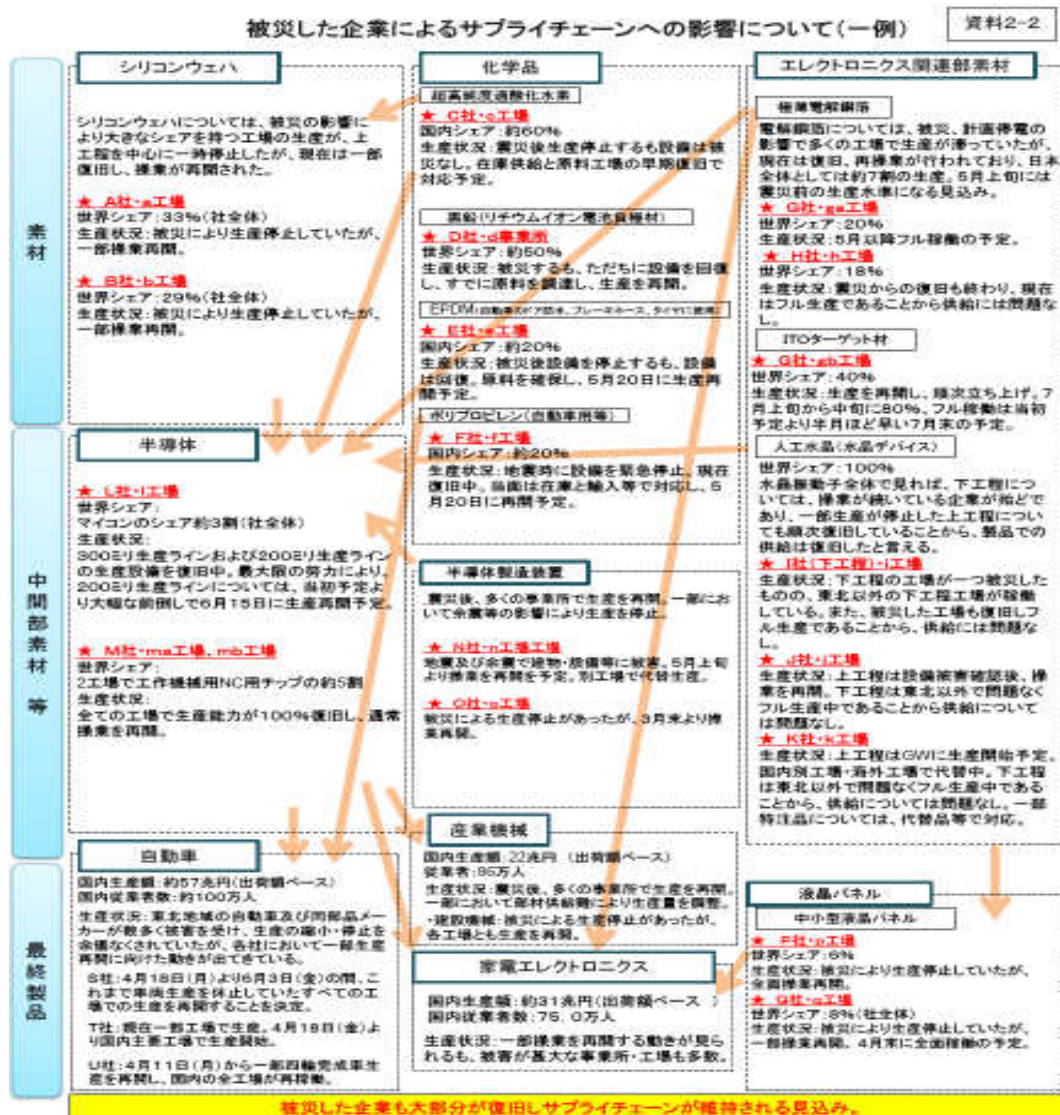


図1：東日本大震災の半導体サプライチェーンへの影響

(経産省： <http://www.meti.go.jp/press/2011/04/20110426005/20110426005-4.pdf>)

これは東日本大震災後の２０１１年４月２６日に経済産業省が報道発表した「東日本大震災後の産業実態緊急調査」「サプライチェーンへの影響調査」中にあるサプライチェーン復旧に向けた産業界の取り組みというチャートである。図中 中間部材として‘半導体’が位置づけられているが、我々が日常半導体産業と呼称しているものは、所謂この部分が示す半導体デバイス産業である事が判る。しかし産業全体として俯瞰した時、その周辺にはサプライチェーンとして不可避的に結びつく、半導体ウエハ・半導体用化学品などの半導体材料産業、半導体製造装置産業、さらには最終製品としての家電産業、自動車産業、産業機械産業などがあることがわかる。つまり、‘半導体産業’はアプリ・デバイス・装置・材料という産業の、サプライチェーンにより成り立っており、これら多レイヤーの有機的な結合体として捉えるべきものであるということが言える。それをもう少し具体的な形で示したものが図２ということになる。

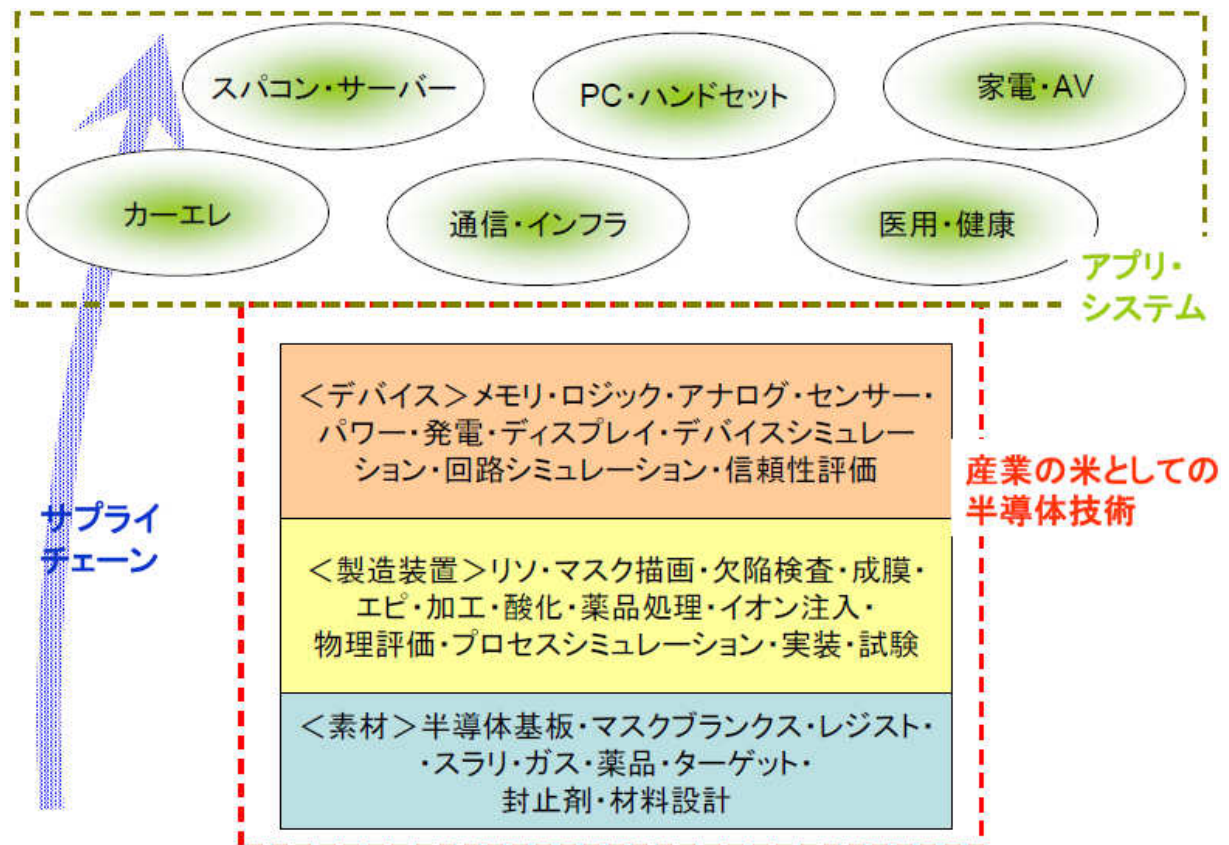


図２：半導体サプライチェーン捕捉イメージ

今回の提言では、それらの総合産業として半導体産業を位置づけ、デバイス産業—製造装置産業—半導体用材料産業を、将来の社会ニーズとして現れるアプリ、応用機器への貢献の中でどのように成長させていくか、特に各レイヤー間の相互的な成長という視点をもって、業界全体の競争力維持向上のため、またそこから波及する我国全体の産業発展のために、今後どうしていく事が必要であるかという観点で提言を纏めて行く。

1. 2 わが国半導体産業の分析

まず、その過程として、わが国半導体産業の特徴および、産業の現状を①半導体デバイス産業、②半導体製造装置産業、③半導体用材料産業に分けて分析していく。

① 半導体デバイス産業

図3に2010年前後のLSI売上高と、製品種別を示す。

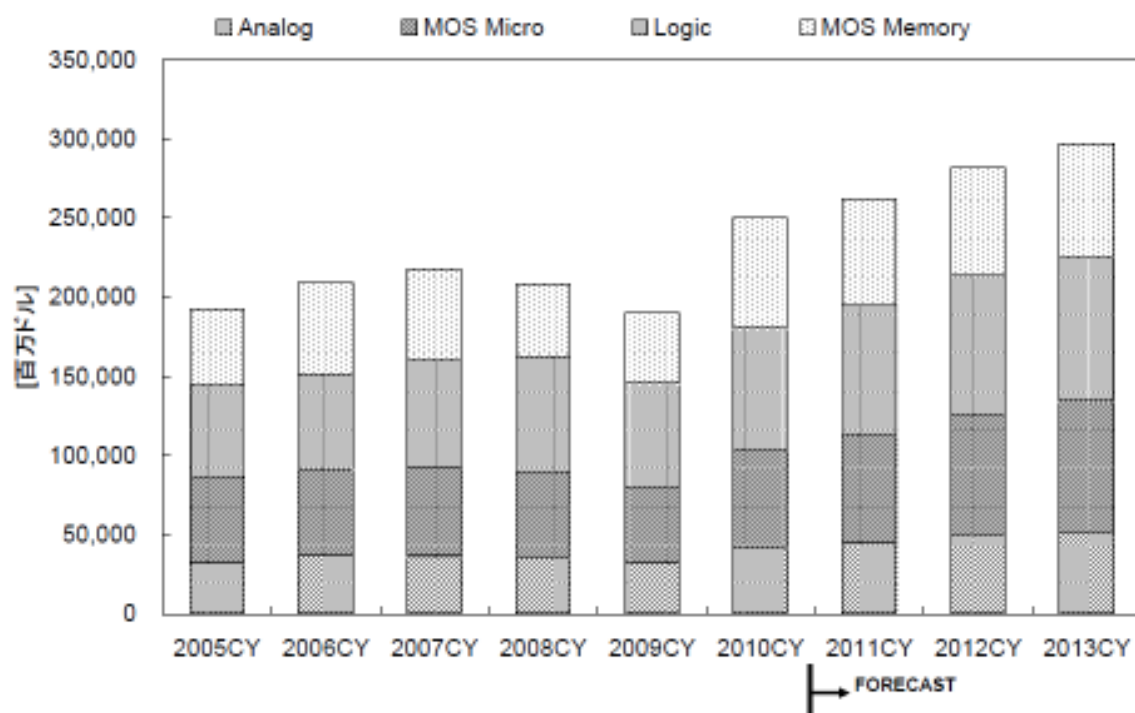


図3：世界のLSIの製品別市場とその予測（WSTSデータ）

2010年を例に取ると、全体が250B\$のところ、MOSメモリーが28%、MOSマイクロ（プロセッサ+コントローラ）とLogicというシステムLSI系が55%、残りがアナログ系で17%をなしている。このうち大きな比率を占め、日系企業のシェアも大きなシステムLSI系とMOSメモリー系の産業特徴と日系企業の事業の現状について簡単に述べる。

◎システムLSI

システムLSIは半導体産業中50%以上を占める大きな市場であると共に、今後も成長が見込める市場である。図4にシステムLSIの今後の市場予測を示す。あわせて、図4（b）にシステムLSI日系メーカーの営業利益率をみると、非常に低い事がわかる（ここで、東芝はメモリー事業分も含まれていることに注意）。ASIC（Application Specific Integrated Circuits）に代表されるカスタム品はこの分野の主要製品であるが、複雑なシステムを一つ一つの製品で変

えるために、機能設計からマスク、製造まで非常に大きなコストをかける必要がある。一方で、ウエハ大口径化に伴う、1ウエハあたりのチップ数量が増加する中で、その投資に見合う大きなウエハ数量が得られない、大きな数量の品種であってもセット機器の価格を抑えるために部品として高い価格を付けられず、投資回収できないケースが多く、利益率が低くなっている。さらなる高機能性を求めて微細化の大型投資を進めると、掲記課題にさらに大きく突き当たる悪循環を繰り返す傾向をもつ。それゆえ、近年わが国システムLSIメーカーは、微細化や高機能化は海外のファウンダリを用いる所謂ファブライト戦略を持ち、製品別に自社内ファブと海外ファブを使い分ける方向性を示している。それゆえ、翻ると他社との競争において其の優位性を発揮するためには、独自のシステム構築と的確な回路システム設計力とその具現化のためのサプライチェーン獲得が重要な要素を占める。また、ASSP (Application Specific Standard Products) の

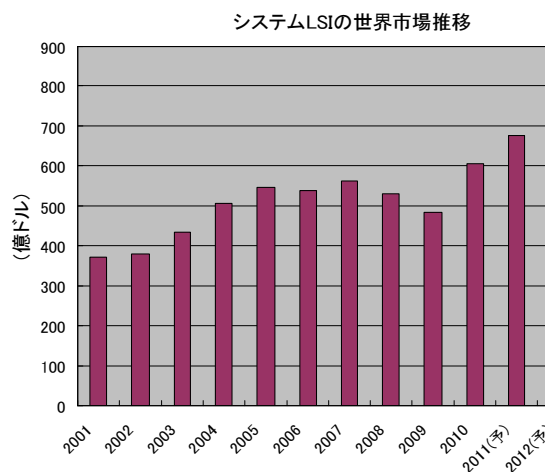


図4 (a) システムLSI (ASIC)世界市場
(WSTS 2010年調査)

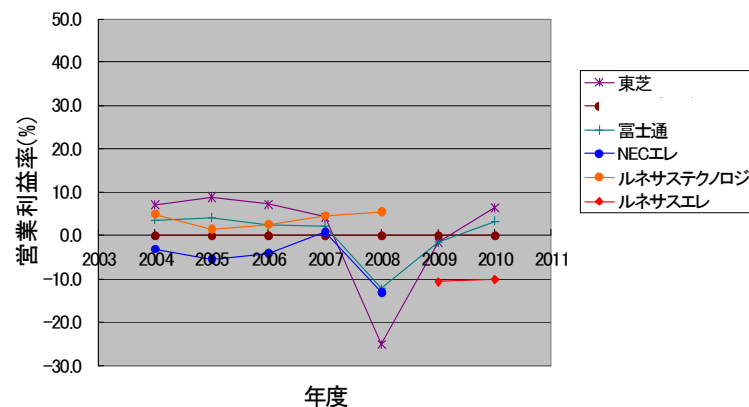


図4 (b) システムLSIメーカーの営業利益率
(各社IR資料より)

◎ MOSメモリー

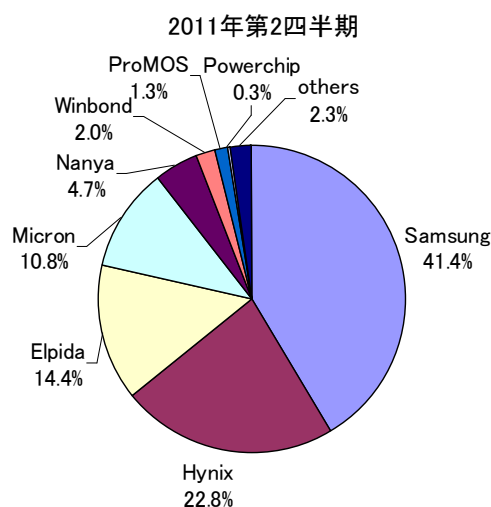


図5 (a): DRAM世界シェア
(DRAMeXchange, August, 2011 調査)

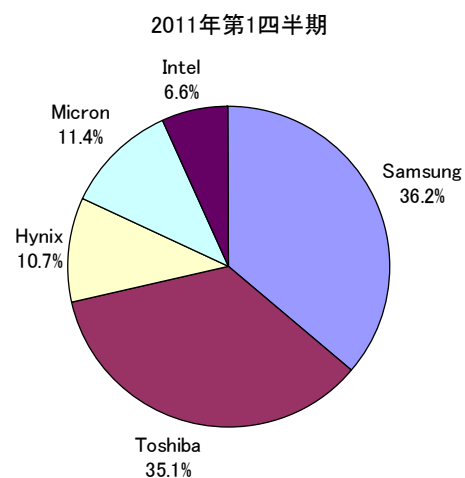


図5 (b): フラッシュメモリー世界シェア
(DRAMeXchange, July, 2011 調査)

ような、ある程度汎用性を有し、数量を確保できる製品に特化する必要が出ている。

図5にメモリーLSIの世界シェアを示す。この分野は主にDRAMとフラッシュメモリーに大別される。2010年度の全体市場はDRAMで約3.2兆円、フラッシュで約2兆円である。市場の伸びについては両者で違いがある（2011年のDRAMの伸びはCAGRで1%程度と小さいのに対し、フラッシュメモリーのそれは16%である。）が、いずれの分野でも図5に示されるように日系メーカー（DRAM：エルピーダメモリ、フラッシュメモリー：東芝）が高いシェアを持つ分野である。いずれも競争力の源泉は微細化と三次元化によるチップ大容量化による、ビットコストの低減であり、今後も厳しい競争の中で日系企業が活躍する分野である。

パワーエレクトロニクス全体の市場規模は約6兆円で、産業、家電、分散電源、自動車、電鉄、IT機器等広い分野に適用されている。これらの市場では、グリーンパワエレの特長である低損失化、小型化、高速化、高温動作対応への期待が大きい。グリーンパワエレ分野は、今後CO2削減対策に伴いその市場規模は増加すると予想され、2050年にはグリーンパワエレが貢献できる耐圧が数百V以上のデバイス市場で約10兆円と、現在の約10倍に増加するとの推定がなされている。グリーンパワエレが広く普及した際の省エネルギー効果は、汎用インバータの普及効果を含めた見積もりによると2030年には原油換算で約5,300万kl、CO₂換算で8,300万tと試算されており、大きな省エネルギー効果が期待される。

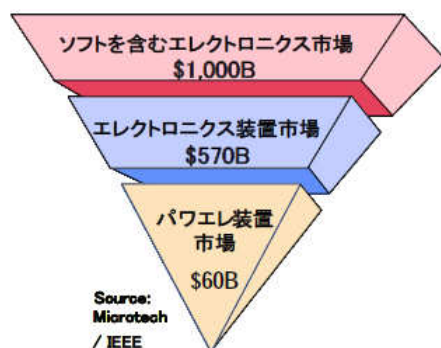


図6：パワーエレクトロニクス市場の構成

図7にパワー半導体の市場動向を示す。掲記のような社会の強い要請から、パワー半導体にも非常に高い市場の立ち上がりが予想されており、この状態が続けば2015年に230億ドル、2020年には330億ドル程度を見込む事ができる。さらに重要なのは、この分野の日系メーカーのシェアが高いということである。図8に示すように東芝、三菱電機、ルネサスエレクトロニクス、富士電機と上位10社中の4社が日系であることが注目される。しかし、どのメーカーも未だ10%以上のシェアを持つ者は無く、今後競争の激化が予想される分野でもある。

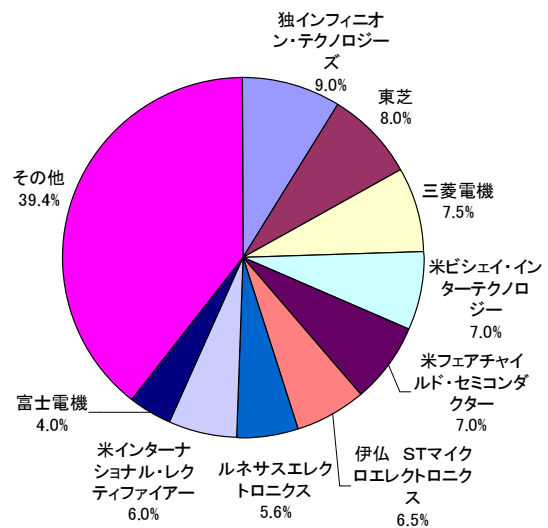
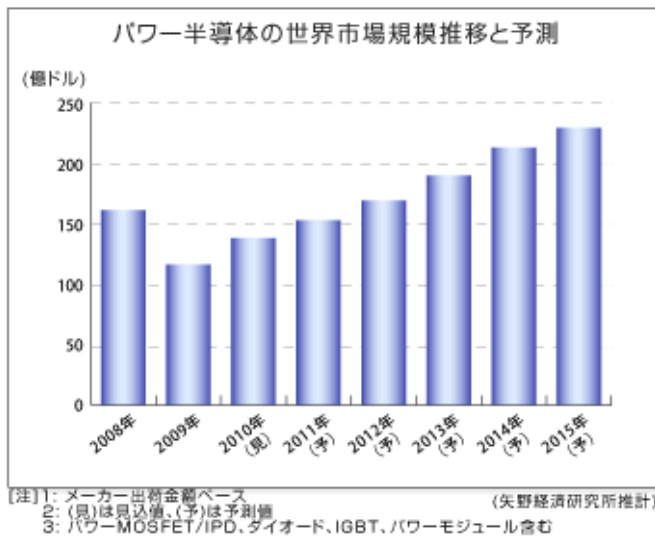


図 7 : パワー半導体世界市場 (矢野総研データ)

図 8 : パワー半導体世界シェア
(iSuppli 資料より)

② 半導体製造装置産業、

半導体装置産業の市場は 2009 年のリーマンショック時に一時の落ち込みを見せたものの、SEMI の 2011 年 3 月 9 日付け発表によると 39.5 B\$ とピークであった 2007 年の大きさへとほぼ回復してきている。特に其の中ではステッパ・スキャナという露光装置市場が最も大きく、4.7 B\$ 程度、また次がドライエッチング装置市場、2.7 B\$ 程度と続いている。表 1 に 2009 年の半導体製造装置企業 10 社の売り上げランキングを示すが、この中に日系企業は 4 社含まれており、依然高い競争力を有しているという事ができる。東京エレクトロンは塗布装置、ドライエッチング装置、酸化・拡散装置、CVD のような成膜装置に強く、大日本スクリーンは洗浄・乾燥装置、アニール装置などに強い。日立ハイテクノロジーズはウエハ検査装置で高いシェアを持っており、ニコンは露光装置に強みを持つ。一般に国際競争力を保っている装置産業ではあるが、しかし装置産業上最大市場である露光装置市場に特定し全体でみた場合、世界シェアにおいて欧州 ASML が大きく伸ばしている事は注視する必要がある。

表 1 : 2009 年の半導体製造装置企業 10 社の売り上げランキング

(肥塚ら、立命館経営学 49 (2011)、P. 97. 売上高数字は億円単位。)

順位	2009 年	
	企業名	売上高
1	AMAT (米)	3,146
2	ASML (蘭)	2,248
3	東京エレクトロン (日)	2,243
4	ラム・リサーチ (米)	1,512
5	KLA-Tencor (米)	1,152
6	大日本スクリーン製造 (日)	863
7	ASMI (蘭)	832
8	日立ハイテクノロジーズ (日)	716
9	ニコン (日)	701
10	ノベラス・システムズ (米)	569

③ 半導体材料産業

半導体用の材料産業市場は2010年度で3兆円規模になっており、其の内訳は前工程関連で約2兆円、後工程関連で約1兆円である。前工程関連にはポリシリコン、半導体用ウエハ、ラッピング材、ポリシング材、半導体用フォトマスク、フォトレジスト、半導体用ガス、Low-k 層間絶縁膜用材料、半導体用ターゲット材、CMP 用材料、ウエット処理液、バッファークコート膜用材料等が含まれるが、内もっとも大きな売り上げ比率を占めるのが半導体ウエハであり50%を超えている。また次がフォトリソグラフィ関係であり約20%を占めている。後工程関連にはバックグラインド・ダイシングテープ、ダイボンドペースト・フィルム、ボンディングワイヤ、リードフレーム材料、ハンダボール、半導体封止材、アンダーフィル材、導電性接着剤などが含まれるが、もっとも大きな比率を占めるのはダイボンド関連の材料である。

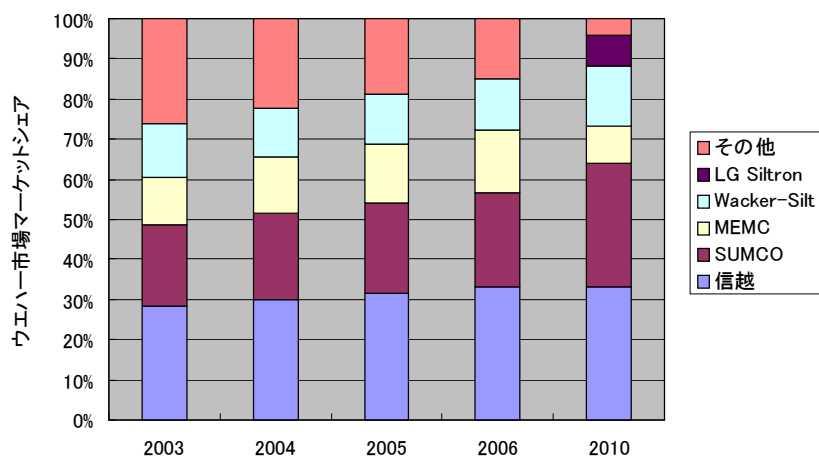


図9：シリコンウエハ出荷世界シェア推移（国際半導体製造装置材料協会（SEMI）資料より）

半導体ウエハ市場は現状ほぼSiウエハ市場と言い換えても良く、約1兆円規模である。図9に2010年のSiウエハ世界シェアを示す。日系メーカ(信越半導体SEH、SUMCO)が60%を超える高いシェアを持っている事がわかる。

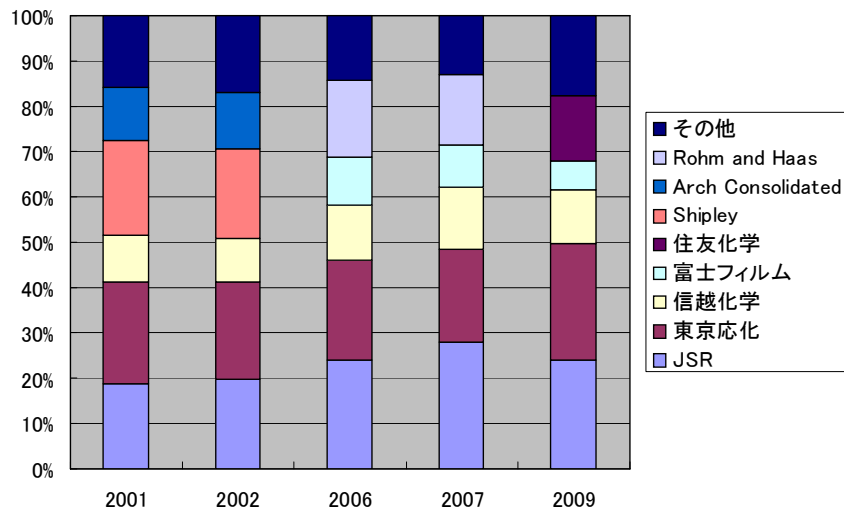


図10: 半導体用フォトリソグロブ世界シェア (ガートナー及び富士キメラ総研資料より)

しかしこの分野にもLG Siltronのような韓国メーカが顔を出すようになってきていることが注目される。Siウエハと化合物ウエハ(GaAs、SiC、GaN、SiGe、InP等)との市場比率では、いまだ化合物ウエハの割合は低く、2010年度の化合物半導体ウエハの市場は約1000億円と、未だにSiに対して10分の1程度に過ぎないが、1.4で節で述べるような新しい社会の需要に伴って、半導体も従来のシリコンのみでなく、新しい種の半導体の必要性が増してきている。材料分野でウエハについて大きな市場であるリソグラフィ材料、特にフォトリソグロブ世界市場シェアは図10のようになっている。JSR、東京応化、信越化学、富士フイルム、住友化学という日系メーカが80%を超えるシェアを持つ競争力の高い領域である事がわかる。

1.3 わが国半導体産業競争力の課題と戦略

図11に、わが国半導体デバイス産業の概況を示す。1990年から2010年の20年間にわたる時間スケールで、市場の大きさは約6倍となり、上位10社だけでも140B\$の大きさとなっているが、其の中での日系メーカのシェアは1990年の60%から、2010年の15%近くまで大きく後退してしまっている。今後将来に向けた社会の大きな変革と、ニーズを捉えて的確なやり方でそれぞれのデバイス分野の競争力を上げていく必要がある。この際、我が国には高い産業競争力を有する半導体製造装置産業、半導体用材料産業を有するという特長を活かすことが有効と考えられ、それらと半導体デバイス産業間のシナジー効果を発揮する事が重要である。またそういった分野への国の支援が望まれる。一方半導体装置産業、材料産業の立場からみても、

依然強い競争力を確保するためにもデバイスメーカーとの強いタイアップが必要である。

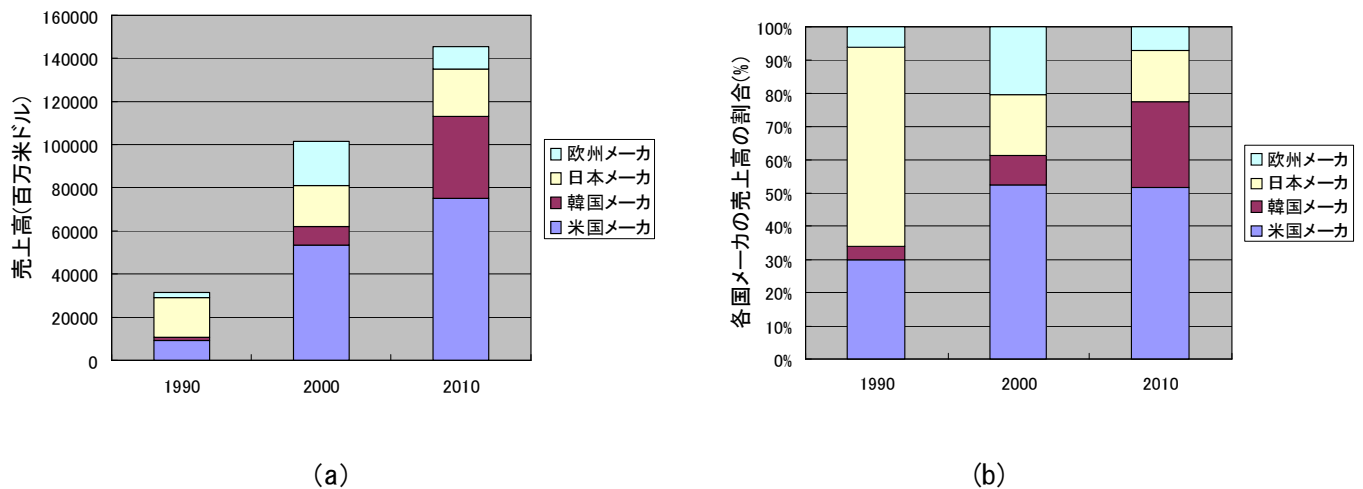


図 1.1 : (a) 半導体デバイス上位 10 社の売り上げ推移と (b) 10 社内シェア推移 (IC Insights 社資料より)

装置産業としては産業全体として見れば、依然高いシェアを誇っているものの、リソグラフィ装置のように個別で見た場合にシェアが低くなってきている領域が存在する事、一方材料メーカーでも半導体ウエハのように産業の進展によって新しい種類の半導体の市場が開けてきている事などを鑑み、戦略的に開発を進め競争力の更なる向上を図る事が必要となってくる。総じて将来を的確に読み、電機システム・電子機器の新たな潮流への対応を一体となって進め、それを個々の力へと変えていく努力が欠かせない。

1. 4 2020 年代社会の洞察と半導体先端開発の方向性

ここでは、2020 年に向けた社会の潮流と、そこへの電機システム・電子機器のかかわり、さらに半導体への要求がどのようになっていくかを考える。2020 年代にむけて人間がより環境と調和する社会が求められるのは疑いの無い事である。しかし、それは単に人々の活動を前世的な窮屈な方向に戻すものではなく、我々の生活そのものがさらに効率的にまた豊かなものになる方向に進んでいくものでなければならない。このことは特に先進国にかぎったことではなく、新興国でも歩みは遅いながらも確実に、また国によっては大きな規模で進行していくことになる。そのことを、以下に述べる 3 つのストリーム（情報のストリーム、エネルギーのストリーム、モノのストリーム）の視点で考えてみる。

まず情報のストリームである。情報の大規模化、またそこへのアクセスのスピードや手軽さというものがビジネスシーンのみならず、生活シーンの中でも求められている。また、情報の種類も多岐にわたり、文字で送られ蓄積される情報は、音楽、映像、さらに高精細な 3 次元映像、医療などでは心臓の 3 次元鼓動形状ビデオのような時間の次元を持ち込んだ所謂 4 次元映像までも

必要になってきている。さらに大量のセンサー情報に基づいて気象や社会状況を総合的に認知し、農業や社会システム運営に役立てるセンサーネットのようなIT社会整備も進んでいくであろう。このような社会に対応できる電機システム・電子機器に寄与する半導体の高性能化が必須となる。

次に電力のストリームである。社会基盤としての電力システムの再構築にも大きな注目が集まっている。東日本大震災で見せた原子力発電のアキレス腱ともいえる対環境整合性の課題は、今後改善されていくとはいえ依然残る。さらに、石油などの化石エネルギーの枯渇問題やこれらの燃焼にともなう地球温暖化の問題も厳然として残っており、第3の選択としての再生可能エネルギーへの期待は非常に高くなっている。再生エネルギーでは発電の不安定性や交流/直流変換、電圧変換などの様々なかたちの電圧変換の必要性が高まる。また、供給と消費のバランスをスムーズに取っていく環境整備が望まれ、それが全体として所謂スマートグリッド構想という形で提唱されている。この潮流に沿った電機システム・電子機器が必要とされ、それに寄与する半導体の先端開発が必須となる。

三つ目が物流や交通という、人を含む‘モノ’の流れの効率化や高速化、あるいは安全性への対応である。ITS (Intelligent Transportation System) は見方を変えると道路情報、渋滞情報等を総合的に判断し、高速道路などのゲート管理や車そのものの経路決定支援をするシステムである。クラウドコンピューティングとの対比で言うと、流れの制御対象は車であり、人であるがのだが、結局それを支えるものがセンサーネットやクラウドコンピューティング概念にあるような情報の流れであり、その一大活用領域であるという見方もできる。また、今後一般化がさらに進むであろう電気自動車やそれを支える電気スタンドの社会整備に当たってはスマートグリッドの要素とだぶる部分が多い。電車や航空システム、さらには物流タグシステムなどもモノと情報とエネルギーの一体化を如何にうまく進めるかという問題に結局帰結する。そのような認識の下に、この分野での電機システム・電子機器に寄与する半導体の高性能化が必須となる。

以上述べてきたように2020年に向けて、変貌する社会潮流を示す大きな3つのストリームの効率化・高速化・安定化、安全化のためにどういった半導体が必要とされるかを第二章および第三章でのべ、具体的な提言として挙げていく。

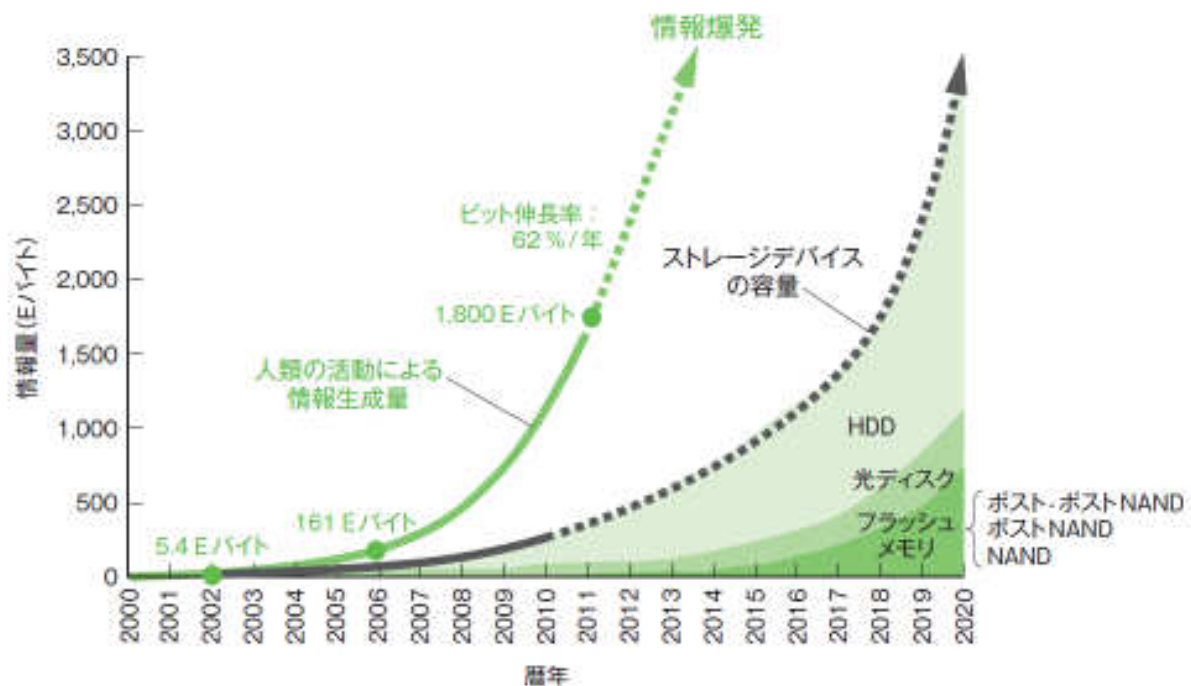
第2章：高性能半導体の先端研究開発への提言

2. 1 クラウドコンピューティングと半導体産業への期待

クラウドコンピューティングは既に世界中に広まっている概念ではあるが、今後更なる発展と進行が期待される分野である。情報の大規模化、またそこへのアクセスのスピードや手軽さというものがビジネスシーンのみならず、生活シーンの中でも求められている。クライアント側にはワークステーション、パソコン、携帯電話・スマートフォンなどの高速低消費電力端末、データセンターには大容量で超高速のデータ処理用のサーバがあり、高速ネットワークインフラを通して、両者が繋がることで、いつでもどこでも必要な大容量ファイルの蓄積、取り出しを行い、利用す

る事ができる。

さらに大量のセンサー情報に基づいて気象や社会状況を総合的に認知する、センサーネットとよばれる知的情報社会整備も進んでいくであろう。ここでは、社会の中でデータを作るのは、パソコンや携帯端末のユーザばかりではなく、センサーネットにより社会の様々なところに設置されたセンサー群である。



*東芝(HDD)及び日本記憶メディア工業会(CD、DVD、Blu-ray DiscTM(^{JE2}))のデータをベースに東芝で試算

図13：クラウドコンピューティングの発展に伴う、必要データ量の爆発＊)

(大島、「半導体不揮発メモリーの技術動向と展望」、東芝レビューvol. 66(9)、1 (2011))

お年寄りの健康データをモニターする事で介護や治療に役立てる。建築物に置いたセンサーはビル安全性を監視に使われ、防波堤や橋に置かれたセンサーは海や河川の水位を常にモニターしている。様々なゲートにおいて取得された個人の生体情報がサーバに蓄積された個人情報と照合され、セキュリティ確保に活用される。土壌の乾燥度や養分の情報は、広大な農地を一括管理するために必要だし、道路や車においたセンサーは常に周辺の交通、渋滞、工事情報を提供することで、交通を常にスムーズにする。情報の種類も多岐にわたり、文字で送られ蓄積される情報、音楽、映像、さらに高精細な3次元映像、医療などでは心臓の3次元鼓動形状ビデオのような時間の次元を持ち込んだ所謂4次元映像までも必要になってきている。人々の健康も全身の3次元データによりモニターされる日も遠く無い将来であろう。

そのため図13に示すように、2020年には世界中の人々が必要とするデータ量は現在の20倍以上にも膨れ上がるという事が予想されている。また、通信網のスピードは毎年25%ずつ増して、2015年には日本の全データ通信量は5Tbps程度になるという総務省の予測デー

タがある。メモリーも特に高速の部分では、HDDに変わりフラッシュメモリーなどの半導体メモリーが使われ、データセンターやクライアント側の低消費電力化に寄与する。以上のような社会情報管理と活用のスマート化に寄与するシステムにおいて、情報の大容量化と高速データ通信の必要性から、大容量のメモリーや高速低消費電力論理LSIや無線チップ、さらには高感度センサーなどの高性能半導体とその重要な基盤技術として必要とされることになり、それに沿った先端研究開発が重要となってくる。

2. 2 半導体高性能化の方向性

半導体メモリーの大容量化および論理LSIの処理速度高速化低消費電力化が重要な基盤技術であることを受けて、今後の半導体高性能化の方向性について述べていく。半導体メモリーの大容量化には主に2つの方向性がある、1つは半導体スケーリングに代表される面内方向での素子の微細化であり、もう一方が素子レベルあるいはチップレベルでの積層化（3次元化）をウエハレベルで高度に達成することである。一方、論理LSIにおける処理速度の高速化では、やはりスケーリングが一つの方向性であるとともに、マルチコアに代表される並列化が重要な要素を担うだろう。並列化のために、コアを3次元的に積層するということもここでは含み、その意味で多層化はシステムLSI高性能化にも寄与する。図14（a）に、半導体テクノロジーロードマップに見る微細化の進行、（b）にメモリー半導体を例に取ったチップ積総数のトレンドを示す。

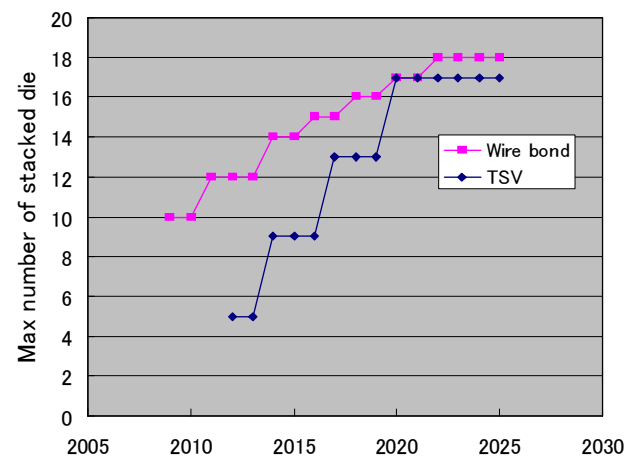
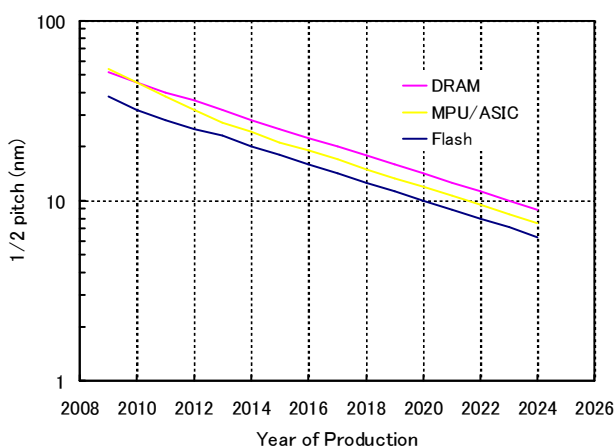


図14：(a) スケーリングトレンド

(b) メモリーを例に取った積層数トレンド

ビットコストの低減のためにメモリーチップの積層はどんどん進むものと考えられ。このトレンドはスケーリングと共に続けられるだろう。一方、システムLSIにおける積層数はシステムに大きく依存し、単なる積層数という形でパフォーマンスを表すことはできない。また、システ

μL S I 上のメモリーL S I、MEMS 積層、光半導体積層などのヘテロ積層も必要になってくるだろう。図 1 1 にしめすような、日本の半導体デバイス産業のシェア減少の一要因は、システムに大きな付加価値をもたらす半導体システムのアーキテクチャとハードのバランスを考慮したシステム設計力と標準化力の不足にあると考えられる。しかしながら、日本の個々の半導体技術力、特に装置技術力、材料技術力は世界に比して未だにずば抜けており、この分野の更なる長所延伸が必要と考える。システムL S I においては、市場ニーズに即応できるハードからソフトまでを考慮した半導体システムの最適解を生み出し続けることのできるプラットフォームの構築が鍵となる。世界のデファクトスタンダードといえる ARM の IP コア、nVIDIA、Qualcomm などの Fabless 企業のアーキテクチャは覇権争いの戦国時代にあるといえる。したがって、ハードと組み合わせた最適構成をシステムデザインし、必要な基礎・応用技術である、超微細化、TSV-3D 化、ソフトを考慮したシステム最適設計を世界に先駆け開発できれば、高次元のレベルで再び世界をリード出来る可能性が高い。このように半導体の産業競争において其の優位性を発揮するためには、更なるビットコスト低減、大容量化、高速化のための基盤技術である、スケーリングと三次元化の追求が必須である。またそこから競争力のあるアーキテクチャを構築することが必要であり、社会ニーズに寄与する将来の半導体産業の方向性であると考えられる。2020 年を例として見ると、予想される微細化スケールは、最も小さなフラッシュメモリーで 10 nm、次に論理L S I (MPU・ASIC) で 12 nm、もっとも大きなDRAMでも 14 nm となり、2020 年代に向けてはシングル nm レベルのスケーリングが必要であることがわかる。ここで実際シングル nm の半導体素子が動作するという事が前提ではあるが、6 nm MOS トランジスタの室温動作が、2005 年の IEDM で既に NEC のグループにより確認されている。また、2011 年の VLSI シンポジウムで Stanford 大学が 1.2 nm の抵抗変化型メモリー材料の良好なスイッチング特性を示している。もちろんナノメータサイズの多層 CNT が低抵抗金属的伝導性を持つことは、よく知られていることである。以上のべたように、今後も半導体のスケーリングはメモリーL S I 応用、論理L S I 応用ともに重要であり、2020 年代にはシングル nm のレンジに入ってくるため、それに対応したスケーリング技術が必要になってきている事が判る。一方チップ多層化は2020 年代まで、メモリーでは着実に進み 18 層程度の集積化が必要といわれている。また、システムL S I とあわせ、必要とされる TSV (Through Silicon Via) の径は 1~2 μm 程度になる。これらを低コストかつ高精度で製造する技術が必要とされ、現在注力されている実装ではなくウエハレベル多層配線工程としての本格的 3 次元化技術の研究開発が求められる。

2. 3 シングル nm に向けたスケーリング技術

以下にシングル nm に向けたスケーリング技術について述べる。スケーリング技術としてまず考えねばならないのは、リソグラフィ技術である。現在のところ、量産リソグラフィ技術である液浸 ArF エキシマレーザを用いたダブルパターニングによるスケーリング技術は、せいぜい 20 nm レベルが限界である。サブ 10 nm レベルを実現するためには、トリプルパターニング

やクアドパターニングを導入する必要がある。ただし、この場合コストの問題が大きくクローズアップされる事は確実である。

半導体製造装置コスト中に大きな比率を占めるリソグラフィ装置の低コスト化は、半導体産業全体にとって重要なトピックであることを忘れてはならない。図15は半導体リソグラフィのための露光装置とマスク価格のトレンドを示すグラフである。1990年代から比較すると10倍もの価格上昇が両者に起こっている。これが、半導体設備投資が莫大となり、世界でも非常に数少ないメーカしか半導体デバイスを製造できない状況を作っている。このことは半導体デバイスメーカの過度の絞込みとなり、製造装置産業、半導体材料産業にとっての納品先を少なくする要因となってきている。

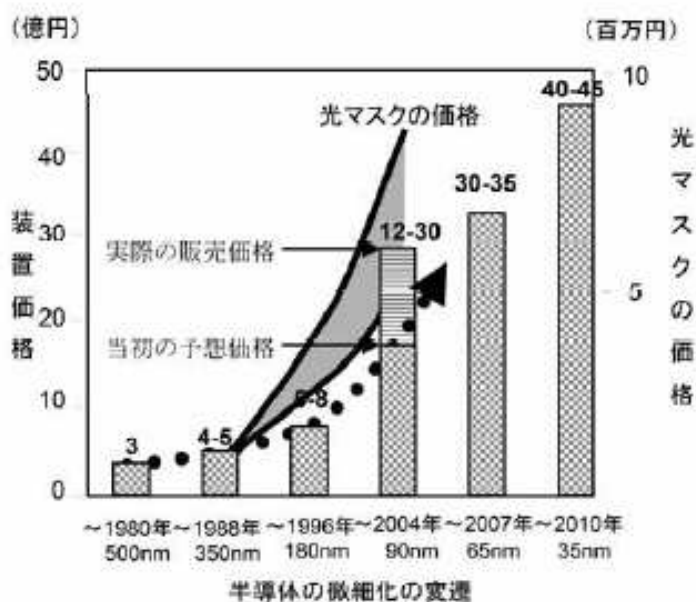


図15：半導体リソグラフィのための露光装置とマスク価格の高騰

(第2回新機械振興賞受賞者業績概要より)

新しいリソ技術、NGL (Next Generation Lithography) として、波長13.5nmのEUV (Extra-Ultra Violet) リソは10nm台のスケーリング技術を提供することが期待されている。さらに、EUVを用いたダブルパターニングはサブ10nmレベルのスケーリングを提供する事が可能である。また、波長6.7nmの新しいEUV光源の開発、高NA化や、高感度・高解像力・低ラフネスを兼ね備えたレジスト材料が開発されれば、シングルnmまでの更なるスケーリングが可能となるだろう。

EUVと並行して、ナノインプリント、ML2 (Mask Less Lithography: EB直描技術)、DSA (Directed Self Assembly) 技術がシングルnmへのポテンシャルを有する技術として検討されている。ナノインプリント (NIL) は露光装置やレジスト塗布・現像装置を必要としない低コストのNGLとして注目されている。液浸ArFエキシマレーザーやEUVで用いられている化学増幅型レジストを使わず、レジスト現像も必要としないことから、非常に低ラフネスのレジ

ストパターンを提供することができる。さらに、ナノインプリントは等倍転写（１：１）方式のリソグラフィ技術のため、テンプレート（モールド）がシングルnmに対応できれば、シングルnmまでのスケーリング技術として期待できる。ML2もマスクを必要としない低コストのNGLとして注目されている。マルチビーム方式を採用した高スループット装置の開発が進められている。高加速電圧化・高スループット化に対応した高感度・高解像力・低ラフネスを兼ね備えたレジスト材料が実用化されれば、シングルnmまでのスケーリング技術として期待できる。DSA技術は従来のトップダウン型のリソグラフィ手法とは異なるボトムアップ型のリソグラフィ手法である。疎水性高分子と親水性高分子を１つの分子鎖として共重合したDSA材料を、ウエハ基板上に塗布後にアニール処理し、疎水性領域と親水性領域にミクロ相分離することで、シングルnmレベルに高分子を規則配列させる。DSA技術の検討は、２０００年頃より主にハードディスク分野で検討されてきたが、最近になって半導体分野でも海外を中心に実用化に向けた検討が本格的に始まっている。たとえば、２０１１年には米国IBM社と米国アプライドマテリアルズ社が共同で、DSA技術を使って３００mmウエハ全面に１２nmのアレーが形成できる報告をしており、また、米国MITや米国Wisconsin大学ではシングルnmに向けたDSA材料開発を開始しており、欧州IMECでは半導体応用に向けたDSAプロジェクトが始動している。これまでのリソグラフィ装置が担っていた多くの役割を高分子材料が肩代わりすることから、大きめのパターンをガイドとして用いる事で達成できることが特徴である反面、高分子材料とミクロ相分離プロセスの結び付きをあらかじめ高精度に予測する高分子シミュレーション技術や、シングルnm領域の寸法測定技術・形状観察技術・欠陥検査技術などの周辺技術の整備が重要であり、実用化の鍵となる。

表２：シングルnm世代用のリソグラフィ技術ポテンシャル比較

	スループット	コスト	合わせ精度	欠陥検査容易性	マスク、テンプレート維持コスト
EUV	△	△	○	△	△
ML2	×	○	△	△	○
NIL	×	○	△	△	△
DSA	○	◎	△	△	○

表２に今まで述べたNGL技術の比較をまとめる。EUV技術のシングルnm世代への延長のための開発は必要であるが、そのほかの技術の開発も平行して進めることが必要と思われる。其中で特にDSA技術はこれまでのリソグラフィ概念と全く異なるボトムアップの方式をとることからもっとも低コスト化への期待にこたえられる可能性があり注目される。

シングルnmへのスケーリングには以上のリソグラフィ技術に加え以下のような技術が必要となる。

- 1) シングルnm用のプロセスの総合技術。まずは加工技術。対象となる材料とすれば、もちろんまずはSiであるが、これに加えてSiO₂やSiNのような絶縁膜、高誘電体絶縁膜、ゲート金属電極、配線材料など多岐に渡る。さらに加工された材料の表面洗浄処理の手法も必要になる。ガスあるいは液体がシングルnm開口部の底までに入っていき反応をすることが基本であるが、その際にパターンの倒壊などを起こさないことが必要となる。さらに表面酸化においては、酸化剤であるO₂ガスや、H₂Oガスが十分に供給され酸化が一様に起こることが要求される。微細シングルnm開口部への埋め込みは主にCVD系の堆積技術が用いられるものと思われるが、プリカーサの側面接着制御法などの開発が重要になってくるだろう。シングルnm凹凸のCMP（Chemical Mechanical Etching）も必要な開発技術である。

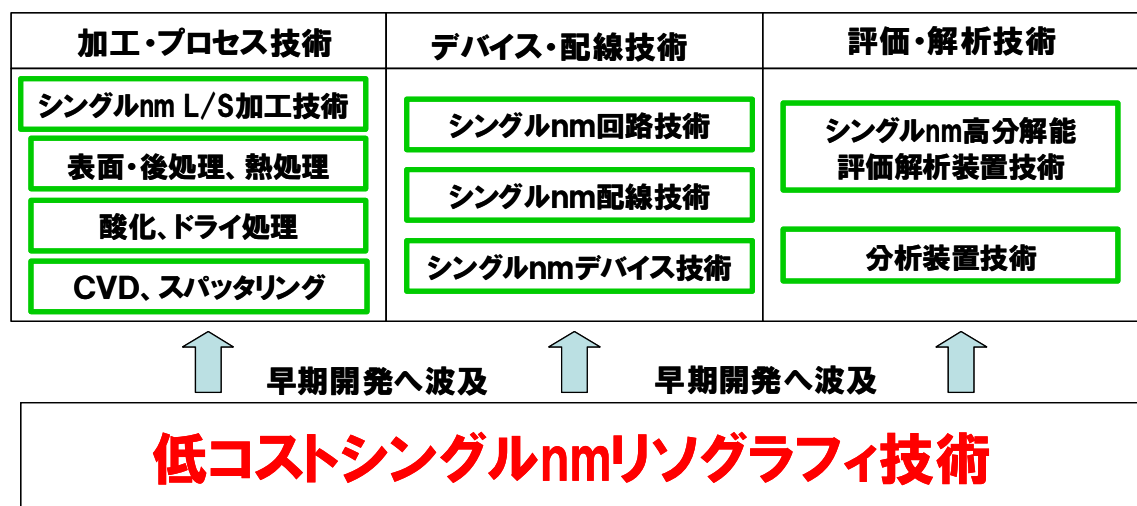


図16：シングルnmリソ技術開発と其の波及効果

- 2) これらシングルnmレベルのプロセス技術と並行して、あるいはそれを利用してデバイス技術を開発する必要がある。シングルnmレベルの半導体構造の電気特性は多分に量子力学的な現象の影響を受けることは予想が付くが、その定量をしっかりとっていく必要がある。また、その結果としてデバイスシミュレーション技術へのフィードバックが行われ電荷の走行や散乱あるいはトンネル効果などの微視的な減少のモデリング理解が必要である。このことは半導体に限ることではなく、LSIに用いられるシングルnmレベルの配線（金属あるいはCNT・グラフェンのような低次元カーボン構造かもしれない）の電子構造や電荷走行に関するモデリングが成されることが必要である。それらからシングルnm半導体デバイスとしての初期特性、バラツキ、信頼性特性および、シ

シングルnm回路としての初期特性、バラツキ、信頼性のような総合的な動作予測が重要である。

- 3) これらの開発には、起こっている現象を的確に把握するシングルnm評価・解析技術が必要である。サブnmレベルの反応や3次元的な構造変化を的確にとらえ、起こっている現象を正確に解析できるツール無しでは掲記のような開発や量産におけるQC (Quality Control) をすることができない。またその結果としてプロセスシミュレーション技術へのフィードバックが行われ、総合的な量産プロセス力として確立されることが必要である。

以上3点述べたような技術の開発が、掲記リソ技術の開発と並行して進む事によりシングルnm LSI技術として確立される事になる。リソ技術はそれ以外の技術開発にとっても土台となる技術であり、早急なシングルnmリソの開発には周辺の技術開発の加速という大きな側面がある。早急なシングルnmリソ技術開発が必要である。

2. 4 シングルnmリソ技術実用化に向けた課題と提言

20nmレベル以降に向けたスケーリング技術に、液浸ArFエキシマレーザーを用いたトリプルパターニングやクアドパターニングを導入する検討はすでに始まっている。一方で、トリプルパターニングやクアドパターニングを導入しようとすると、エッチング・CVD・ウェットなどのリソグラフィ周辺プロセスにかかるコストが飛躍的に増加する。巨額の設備投資を必要としながらもEUVが期待されている大きな理由は、10nm台のスケーリング技術として、トリプルパターニングやクアドパターニングよりも低コストであると試算されているからである。しかし、10nm台のスケーリング技術として期待されているEUVにおいても、シングルnmに対してはダブルパターニングを使わざるをえない。EUVの高NA化や波長6.7nmの新しいEUV光源が開発されれば、EUVを用いたシングルnmまでのスケーリング技術が期待できる。そのためには、シングルnmに適した高感度・高解像力・低ラフネスを兼ね備えた新しいレジスト材料の開発が必要となる。ナノインプリントもML2も、リソグラフィ装置としては液浸ArFエキシマレーザーを用いたトリプルパターニング、クアドパターニングやEUVに比べて大幅な低コスト化が期待できる。しかし、シングルnmに向けた量産リソグラフィ技術として実用化するためには多くの課題があり、装置開発ばかりではなく材料やプロセスなどの周辺技術開発を加速する必要がある。米国SEMAT ECHや欧州IMECでは、EUV実用化ばかりではなく、ナノインプリントやML2の実用化を目指して、産官学の連携体制を構築して開発を加速している。

図17に、DSA技術をLSIへ適用する場合の課題をマップとして示す。

- 1) シングルnmレベルに分子を、量産レベルまで安定的かつ低欠陥で規則配列させることのできる材料設計・材料製造技術が必要である。

- 2) シングル nm の高分子をウエハ全面に規則配列させる塗布・加熱処理・現像プロセス技術開発が必要である。さらに、そのための製造装置開発が必要である。
- 3) 高分子を特定の位置に配列させるには、比較的大きなパターンとはいえ、ナノメータの精密な位置ガイドパターンが必要である。また、ガイドの形状と高分子の配列形状の相関をしっかりと把握、モデル化し DFM (Design for Manufacturability) 手法へと落とし込んでマスク設計できる技術が必要である。
- 4) 高分子シミュレーション技術は以上の 3 項目を助ける有力なツールとなるだろう。分子間力のみならず、基板やガイド表面、あるいは熱処理雰囲気との相互作用などを考慮して実測を再現できる精密なシミュレーション技術が必要である。
- 5) シングル nm 領域の寸法測定技術・形状観察技術・欠陥検査技術は、開発過程において、また量産の場における QC において不可欠な技術である。

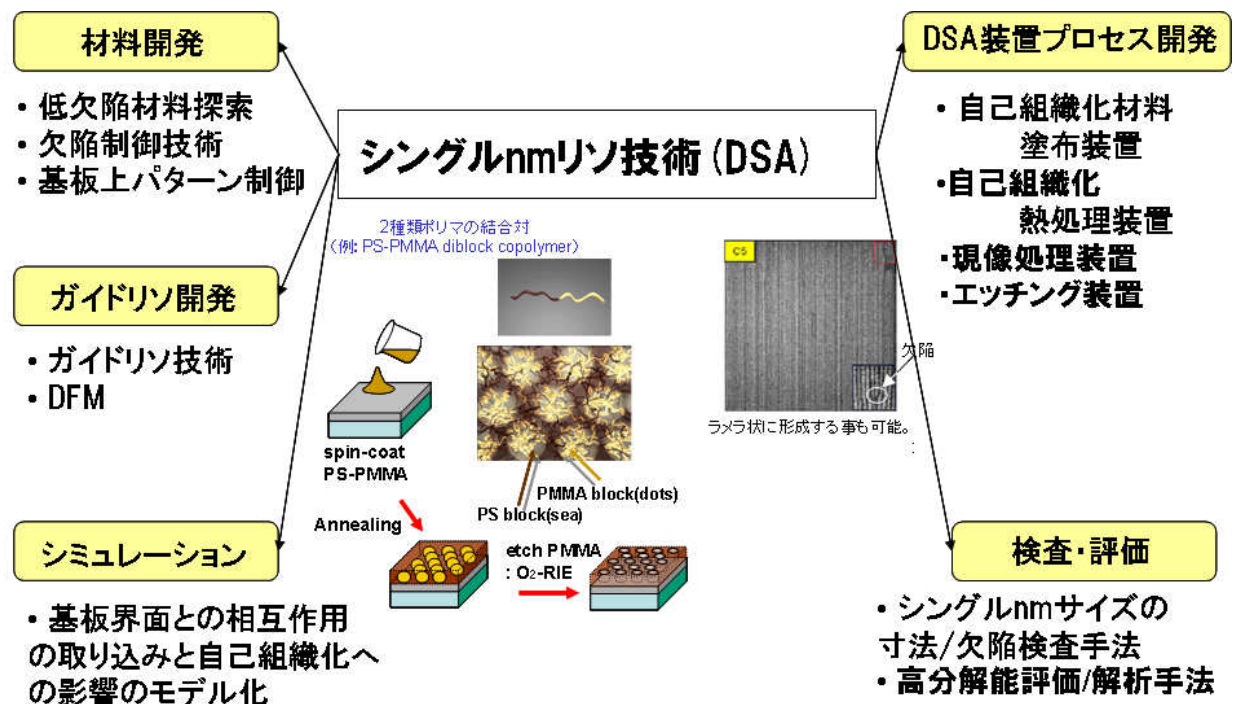


図 17 : DSA 技術を LSI へ適用する場合の課題マップ

以上述べたように、シングル nm 技術実用化に向けた NGL 開発に産独学が連携して早期に着手する必要がある。第一章で述べたように、国内には有力なレジスト材料メーカーや露光装置、加工装置メーカー、検査・評価装置メーカーが存在する。ここと、国内化学系大学・研究機関、国内半導体デバイスメーカーの技術・人財が一堂に結集して、NGL の早期開発を促すことが、シングル nm 技術実用化に向けた課題の早期解決とともに、国内半導体産業の国際競争力強化につながる。海外に先駆けてシングル nm 技術実用化を推進することにより、将来の半導体産業を担う優秀な人財育成ができるばかりではなく、国内半導体産業にとっては大きなビジネスチャンスを提供することができる。

2. 5 ウエハレベルでのLSI微細積層化技術の課題と提言

前述のようにシステムLSIにおいては、市場ニーズに即応できるハードからソフトまでを考慮した半導体システムの最適解を生み出し続けることのできるプラットフォームの構築が鍵となる。すなわち、半導体を各種のマーケットニーズから、先行してハードとソフトの最適分離を行い、ソフトを最適動作できるハード設計を短期間に行うシステムデザイン・インテグレーション(プラットフォーム)手法の開発を行うことが必要である。また、ここには装置技術として、多層配線レベルのTSV形成露光装置および超高速D-RIE装置、ウエハレベルで高精度に積層するウエハ積層装置、TSVの高速検査装置などが含まれる。現在世界的に認識されている実装レベルのTSV-3Dから脱却し、多層配線としてのTSV技術・接合技術の育成に日本固有技術育成の多くの機会を有する。前述のとおり、この場合のTSVは $1\sim 2\mu\text{m}$ 程度以下であり、本質的なウエハレベルでの3次元半導体(True-3DIC)の創生である。また、TSV-3D接続部位における界面の電子状態を制御するためには、ナノスケール計測・解析技術を第一原理計算に基づく界面科学と整合的に製造プロセスへ適用する技術の開発が極めて重要な因子となる。また、材料技術としては、3D特有の放熱材料や封止材などが対象となる。このように、True-3DICの創生により、極限までの小型化・超低消費電力化・超多機能/高機能化したモバイル機器などを実現し、日本主導で新たな大きな市場が開ける可能性を秘めている。

ここで、半導体技術に絡む現状を見てみよう。現在、新しい科学・技術とシステム化が新しい高度情報化社会・経済構造へと変革する、世界的イノベーションを創出し続けている。この鍵が、半導体・コンピュータ・情報・ネットワークアーキテクチャの進化である。この進化は、さらに全ての機器をシームレスに繋ぎ、スマートホーム・スマートシティ・スマートファクトリ・スマートエネルギー等、日本の少子高齢化・震災復興、世界の人口増加・資源の枯渇、等の問題を解決する「真の持続可能な社会」への新たなイノベーションを展開するために、必須である。目指すプラットフォームは、この持続可能な社会システムの追求に継続的に対応できる場である。コンピュータ・情報・ネットワークのハードとソフトの大半が半導体・LSIに価値集約され続けているため、この半導体システムを中心としたシステムデザイン・インテグレーション(プラットフォーム)が構築できれば、ハード・ソフトの最適分離を行い、社会に継続的に価値創出をもたらすことが可能となる。しかも、日本の弱点であるソフトウェアプラットフォームにおいても、AndroidやiPhone等、世界の流れに対応した最適システムをフレキシブルに構築できる可能性があり、半導体システムを中心としたシステムの価値凝縮が可能、かつ新たなビジネスモデルを創出できる可能性が高くなる。

例えば、アップルの例は、ハード・ソフトの適正なシステム化を行って、大きな価値を創出できる一例を示している。ここでは、組込みソフトによるセット価値向上から始まり、コンテンツの管理運用によるセットへのロックイン、同時にアプリ市場開拓・運営によるセットへのロックインとソフト主導で囲い込みを展開している。今後のハードと協調したグローバルソフト開発時代の日本の役割として、次の2点が提言できる。それは、(1)孤高の技術ではなく世界標準と価値

創出の両立を狙うこと、(2)「セット」から「ソリューション」、そして「オペレーション」へ展開すること、である。

これらの考えは第4期科学技術基本計画にある、「科学技術イノベーションの推進に向けたシステム改革」、「基礎研究の抜本的強化」等とも深く整合するものである。結果として、ガラパゴス的状况から脱し、世界標準に近い装置・材料が世界に数多く流通し、社会に貢献していくものと期待される。このために、例えばTIAが中心となり、日本の各機関とも巧みに連携する仕組みを早期に構築することが好ましい。

ここでは、将来的なアウトプットを「日本主導の高付加価値デバイスの創生」と据え、より具体的には、次々世代スパコン、次々世代モバイル機器、次々世代カー、等への応用を見据えていく。ここで鍵となるデバイスを掲げると、「マルチコア最適化 3D ロジック積層デバイス」が考えられ、このためには、「超低消費電力ロジック回路・設計」そして、「超大容量・不揮発性メモリ&SCM・設計」が必要となる。このためには、ビジネスアーキテクチャと仮想化を含むソフトウェアとの協調設計を考慮した「新規 2D・3D-EDA ツール (Electronic Design Automation)」、「高性能 TSV 形成装置」、「超高精度ウエハ接合装置」等の新規な設計システムと製造装置、検査装置、等が必要不可欠となる。ビジネスアーキテクチャとは、日本のコア技術をもつ一つの方法論であり、設計・製造・セットの各階層において個々の利益を最大化し、かつバリューチェーン全体の利益も最大化する手法であり、現在の日本において最も必要とされる領域の一つと考えられる。

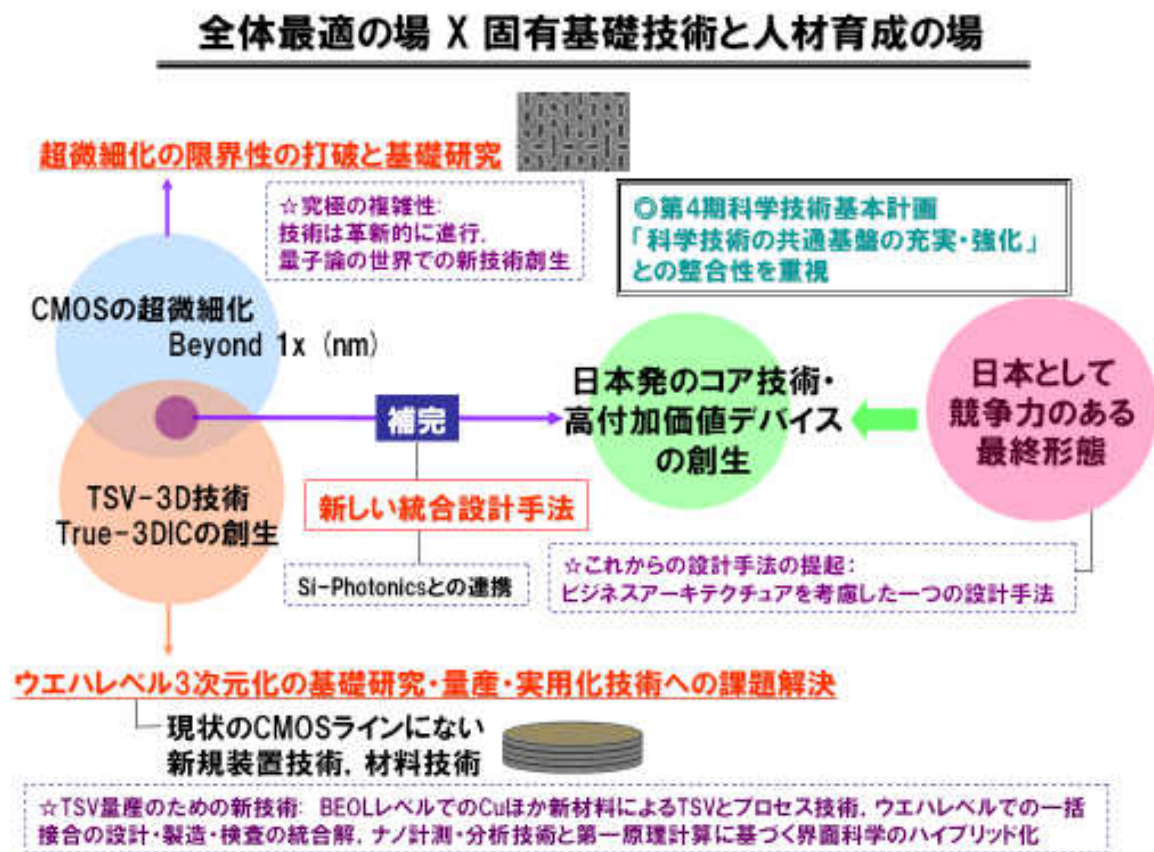


図 18 : 超微細化、ウエハレベル 3 次元化と新しい統合設計手法

そのために、まず多層配線レベルの TSV-3D 技術、あるいは接合技術を低コストかつ高精度で製造する技術開発を行い、LSI 積層技術にとっての基盤技術を確立していく必要がある。さらに、EDA・設計技術については、SoC 設計に加え 3D 実装設計へも展開している STARC、福岡先端システム LSI 開発クラスターの参画を検討する。

2. 6 提言実現の具体的手段

以上述べたような高性能半導体技術開発のための環境は、高いクリーンネスをもつ湿度を管理された 300mm ラインクリーンルームである必要がある。材料開発のためにはレジストや自己組織化材料を正確な厚さに塗布する装置、適当な雰囲気・条件下で熱処理する装置が必要である。自己組織化の場合でも、ガイドと呼ばれる基本位置を設定する数十～100nm ピッチのパターンが必要であり、そのためのリソ装置が必要である。また、シングル nm レベルのパターン形状を観察できる装置、欠陥を検出できる装置、さらに、形成したシングル nm パターンを其の精度で加工できる装置が必要である。最終的には、パターンが適切に形成されたかどうかを電氣的に評価することが必要になるため、適切な導体物質を堆積し、加工する周辺装置及び電氣的測定の一連の装置が必要になる。さらに、適切な材料選定のため、化学系のシミュレーションができる環境も必要である。自己組織化材料については、知られている材料は限られたものであり、ライン・スペース・コンタクト等それぞれの構造において、サイズに適した分子設計についての基本的な考え方、つまり指導原理をつきつめていく事が重要で、大学を巻き込んだ当該の共同研究はこの点にも特色をもつ。このことによりメーカが最適材料開発を効率的に進めることができる。

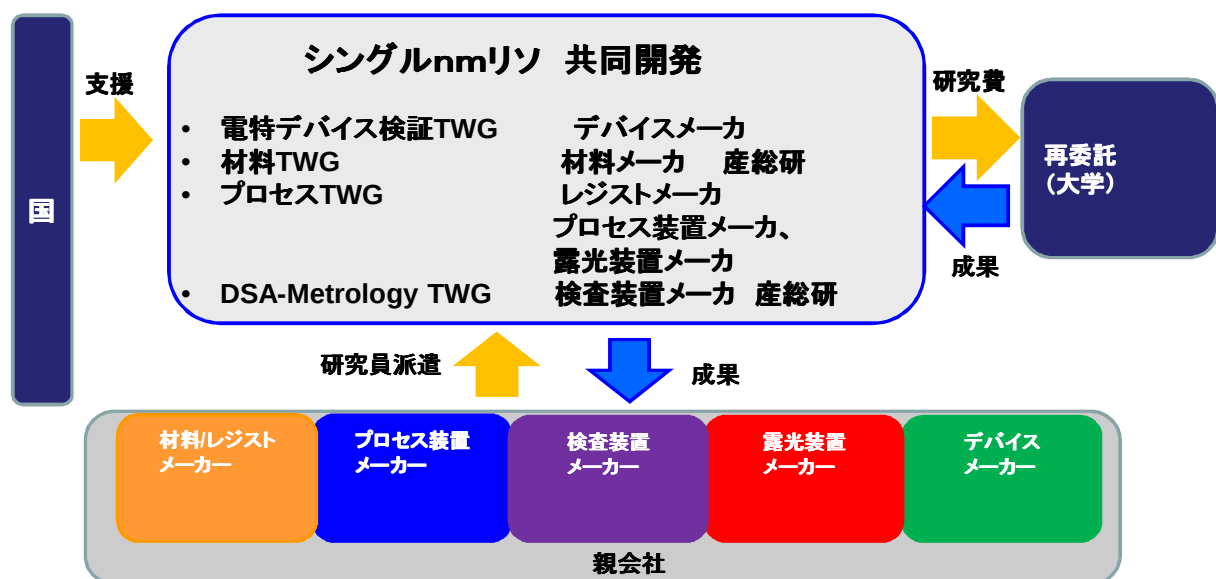


図 19：シングル nm リソ共同開発スキーム

一方、2.3節で述べたシングルnmリソ技術波及のため、プロセス、デバイス、評価解析技術開発環境が、其の近くにあることにより、相乗的に進展する事が望まれる。以上を鑑みると、列記してきた先端開発環境のほとんどを既に有する、つくば市産総研に設置されたスーパークリーンルームと其の周辺の研究施設が共同研究開発の一つの有力候補地と考えることができる。当該施設に必要最低限の整備を行い、多くの企業と大学が連携し、共同で研究開発を進めていくことが実現の必要条件と考えられ、環境整備・共同研究開発への国の支援が強く望まれる。

本共同研究開発で想定するメンバーとしては

- ① 材料・レジストメーカ
- ② 露光装置、プロセス装置メーカ
- ③ 検査装置メーカ
- ④ デバイスメーカ
- ⑤ 化学系大学・産総研を含む研究機関

であり、いずれも前述のように我が国は世界トップクラスメンバーがそろっているという有利な環境化にあり、それら精鋭メンバーにて共同PJ（開発リソースは70億円程度を想定）で精力的に推進し、その成果として、2015年には10nm、2017年には5nmのパターンを形成する基盤技術確立し、2020年代のシングルナノメータ高性能半導体事業の大本となるリソ技術の構築を図る。

ウエハレベルTSV-3D技術については、システムデザイン・インテグレーション(プラットフォーム)手法の開発を組み合わせると、ビジネスアーキテクチャと仮想化を含むソフトウェアとの協調設計を考慮した「新規2D・3D-EDAツール」、「超高精度ウエハ接合装置」等の新規な設計システムと製造装置、検査装置、等が必要不可欠となる。EDA・設計技術については、SoC設計に加え3D実装設計へも展開しているSTARC、福岡先端システムLSI開発クラスターの参画を検討することが好ましい。開発環境整備に関して、製造が海外ファウンドリに移っていく流れの中、日本として「海外ファウンドリを使いこなす」ためには、最先端の設計・試作環境の整備と維持が必須であり、競争力の高い装置・材料産業が、引き続き一線級の技術力を維持するためにも、国内の拠点で濃密な摺り合せが行える意義は大きい。本LSI積層技術PJの開発リソースとしては、50億円規模を想定する。

掲記半導体産業の広い分野の企業のメンバーや国内の多数の大学が、産独学の連携を行い共同研究開発を行うことについては教育的な観点から一言付け加えておきたい。もちろん物理や化学の基本に立ち返った研究開発を進め、新しいアイデアや限界論を議論し研鑽を重ねる場をつくるという利点を有するわけであるが、大学の特に博士課程の学生にあっては、関連企業の専門家、研究者たちと直接議論する絶好の環境となり、みずからのアイデアの研鑽と共に産業というものについての基本的な知識を習得する機会となるだろう。また、学生のみならず、企業の特に若い研究員にとってもデバイスメーカ、装置メーカ、材料メーカ等、半導体業界のさまざまなレイヤーの研究者との日常での接触の中で、考え方の違いを学び、自らのアイデアを別の視点から見る

経験を積むよい機会をあたえるだろう。それら総合的な次世代人財の経験と融合が、単にこの共同開発期間のみならず、その後の業界内の人間関係の広がりとしてわが国の半導体業界の将来的な競争力強化に寄与する。

2. 7 まとめ

以上この章では、今後更なる発展を示すクラウドコンピューティングと、そこで必要とされる高性能半導体のための研究開発の方向性と我が国半導体産業競争力向上のための提言を述べた。将来のクラウドコンピューティングでは高速サーバや低消費電力携帯端末のために半導体メモリのさらなる大容量化および論理LSI処理速度高速化低消費電力化が重要な基盤技術となる。半導体メモリの大容量化には半導体スケーリングに代表される素子の微細化と、素子レベルあるいはチップレベルでの積層化（3次元化）をウエハレベルで行うことが必要であり、論理LSIにおける処理速度の高速化では、スケーリングとマルチコアに代表される並列化が重要な要素を担う。また、同種・異種LSIの超積層技術による競争力のあるシステムインテグレーションが必要である。2020年代にはシングルnmレベルのスケーリングが必須であり、そのための技術を有する事が半導体デバイスメーカーのみならず、装置メーカー、材料メーカーにとって競争力のために不可欠である。シングルnmレベルのリソグラフィ技術を早期に具現化することが肝要であり、そのために我が国の国際競争力を持つ半導体装置メーカー・材料メーカーと半導体デバイスメーカー、産総研、国内化学系有力大学が参加して新しいリソ技術を共同開発していくことが必要である。其の波及効果としてのシングルnm世代のプロセス開発、デバイス開発、回路開発、分析技術開発を加速する事ができ、わが国技術優位性確保のためのスピードを上げることが出来る。さらに、システムLSIにおいては、市場ニーズに即応できるハードからソフトまでを考慮した半導体システムの最適解を生み出し続けることのできるプラットフォームの構築が鍵となる。ここには装置技術として多層配線としてのTSV総合技術が含まれる。これらを、産独学連携の下で共同研究開発を行うことで、大学の学生のみならず、企業の特に若手研究者が他産業の研究者たちと自由闊達にアイデアをぶつけ合う場が創生され、単に共同開発期間のみならず、その後の業界内の人間関係の広がりとしてわが国の半導体業界の将来的な競争力強化に寄与する。

第3章：パワー半導体の先端研究開発への提言

3. 1スマートグリッドの波及効果

(1)スマートグリッド

低コスト・安定かつ低環境負荷のエネルギー供給が要望されており、これに適したエネルギーとして電力エネルギーに対する期待が大きくなっている。電力に対しては、震災後の電力供給問題の影響もあり、①国内の限られたエネルギー資源を有効利用するための基幹電源の利用率・発電効率の向上、②環

境負荷は小さいが周囲環境の影響を受けやすく発電量の変動や地域偏在性の大きい風力発電・太陽光発電などを大量に導入した場合においても安定した系統運用がより強く求められている。しかし、同時解決が必要とされるこれらの課題は相反するものであり、従来型の手法である個別機器の省エネ等ではこれらの課題を同時に解決することはできない。そこで、電力供給の全体最適化の視点に基づき発電から消費に至る電力の流れ(電力潮流)を能動的に制御する新しい手法が必要である。

Overview of Smart Grid/Community

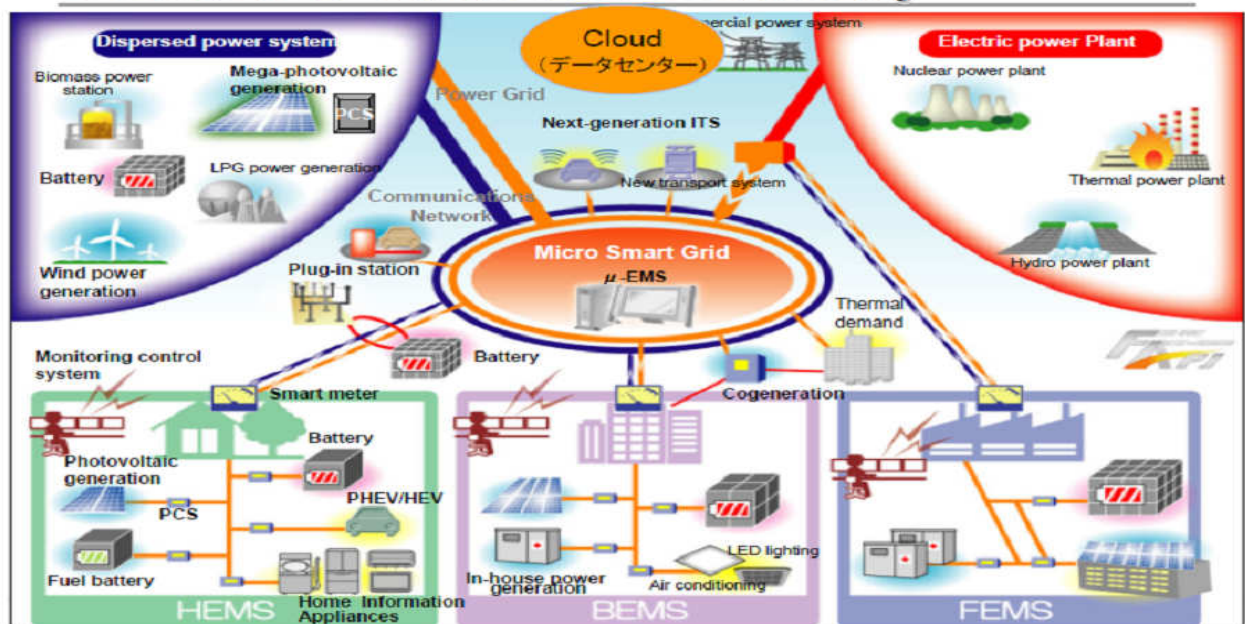


図20: スマートグリッドと EMS(Energy Management System) の連携

そのためには、図20に示すような、スマートグリッドと EMS(Energy Management System) の連携が必要となる。HEMS、BEMS、FEMS 等の狭域の EMS とスマートグリッドが協力することで、時間的・地理的な電力の需給不均衡を解消し、発電から消費に至る電力供給の全体最適を実現することができる。即ち、発電領域では系統運用に貢献する発電出力の制御、送配電領域では必要な場所に必要な量の電力を届けるための潮流の能動的制御、消費/蓄電領域では需給状況に即した消費/充放電の調整と、それぞれが状況に応じた役割分担を担う必要がある。

(2) 市場規模

スマートグリッドとスマートコミュニティは極めて多様な機器から構成されるため、その波及効果は大きい。例えば、消費・蓄電では HEV、EV、NAS 電池等の大型蓄電池や家電機器(照明、空調)、ビル設備(照明、空調、OA 機器)、産業設備(照明、空調、産業機器)、発電では太陽電池、風力発電、燃料電池、送配電では、電圧調整器、無効電力補償装置、ブレーカ、スイッチが挙げられる。

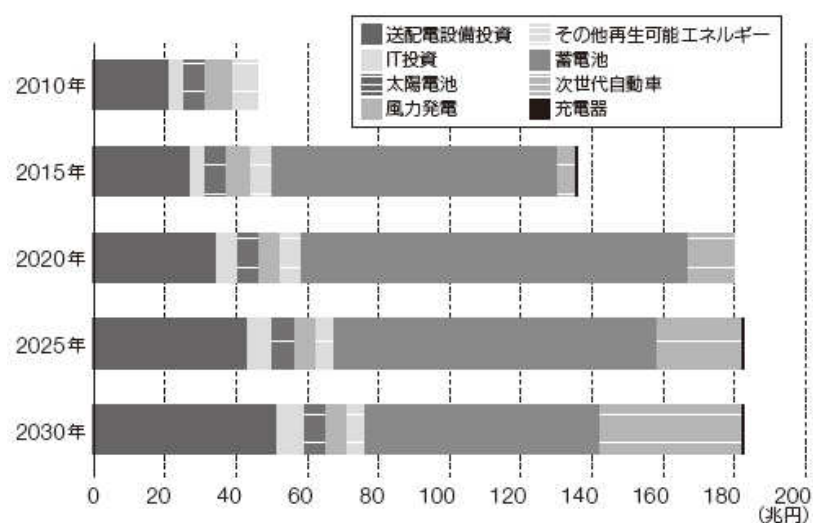


図21： スマートグリッドとスマートコミュニティ用電気機器世界市場(日経エコロジー 2010年11月号)

また、スマートグリッドやスマートコミュニティの技術は、国内や先進国の市場にのみ適用される技術ではなく、電力系統が未整備な地域や電力系統の安定度が低い地域においてこそ有効に機能する技術である。したがって、途上国における市場規模は先進国以上に大きく、長期的にも重要と考えられる。

これらの機器の市場規模は2020年にグローバルで180兆円と2010年の4倍に達すると予測されている。

(3) 半導体への要求

前述の通り、スマートグリッドとEMSが連携するには、電力供給の全体最適化の視点で多数の機器を連携・協調運用する必要がある。それを可能とするには、電力の制御ツールであるパワーエレクトロニクスの高機能化と大量導入が不可欠である。

パワーエレクトロニクスとは必要な電力量を必要な場所に品質を確保して供給するために電力を変換する機能である。電力の変換には交流から直流への変換、直流から交流への変換、周波数の変換、電圧の変換の4つの形態がある。パワーエレクトロニクスの鍵となるのがパワーデバイスである。パワーデバイスは電力を変換するために電力を効率よく制御する半導体デバイスであり、産業機器、鉄道、EV/HEV、白物家電、太陽光発電、風力発電など幅広い分野に使用される。これらの機器の高効率化にはパワーデバイスの低損失化が大きく貢献しており、省エネルギーのキーデバイスと言える。

スマートグリッド化に伴うパワーエレクトロニクス機器・パワーデバイスに対する需要急拡大に対応し、スマートグリッドに適したデバイスを実用化する必要がある。以下に、主な要求項目を挙げる。尚、これらの要求はトレードオフの関係にあるため、これらを両立させるためには、技術のすりあわせを十分に行う必要がある。

- ・高温: ファンレスで屋外環境に設置されるため、200～250℃を超える温度が必要
- ・高耐圧: 電力制御を行なう系統として送配電系を想定すると10kV超が必要
- ・高信頼: 社会インフラに対応できる寿命(10～20年以上)
- ・高速: 保護動作等に対応可能な高速制御性

- ・高耐量: スマートグリッドとして運用する際に発生する外乱(例えば雷サージ)に対する高い耐性
- ・低損失: 電力の有効利用のために電力変損失を低減する低損失特性
- ・高機能化: 社会インフラ系のシステムの技術がグローバル展開していくために必須となるメンテナンス容易性を実現する機能

(4) パワーモジュール

機能を搭載した高性能パワーモジュールは、主にパワーモジュール部と制御基板で構成される。パワーモジュール部は電力を制御する主回路と外部との絶縁や放熱のためのパッケージから構成されている。パッケージには、接合、配線、絶縁封止、絶縁基板などの実装技術が必要となる。また、制御基板には、主回路を駆動するためのドライバ、外部とのインターフェースとなるアイソレータと I/O 部が搭載されている。これらの構成からなる現状の高性能パワーモジュールでは上記の要求を満たすには不十分な点もあり、より高性能のパワーモジュールを実現する必要がある。

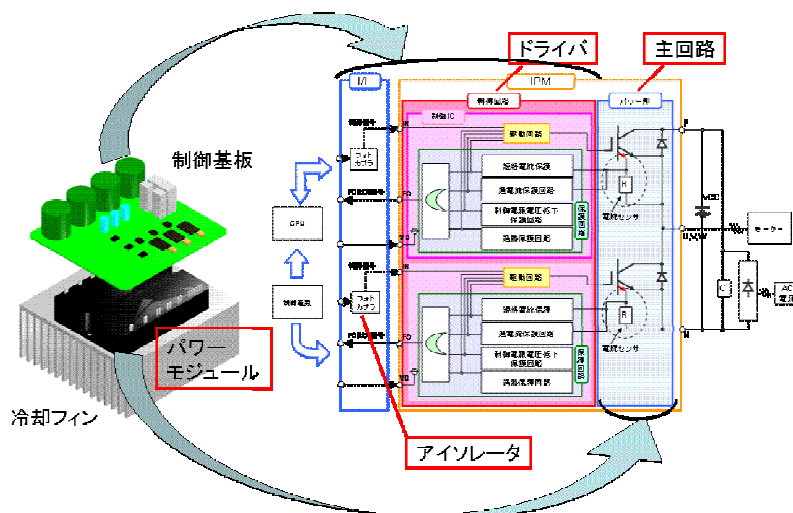


図22: 高性能パワーモジュール構成

3. 2パワーデバイスの開発状況

(1) 国内での開発状況

Si パワーデバイスについては、これまで国家プロジェクトでの取り組みはなく、個別の企業にて開発を推進してきた。600V までの低耐圧の領域では主にパワー-MOSFET が使われ、600V~6kV の中・高耐圧の領域では IGBT、更に高耐圧の領域では GTO、GCT などの素子が使われている。これらのデバイスでは低損失化が競争軸であり、例えば IGBT ではデバイス構造の工夫や微細化により低損失化を進め、過去 20 年間で損失を 1/3 に低減してきた。

SiC パワー半導体は Si に比べ、バンドギャップが約 3 倍、絶縁破壊電界が約 10 倍、電子飽和速度が約 2 倍、熱伝導度が約 3 倍というパワーデバイス用デバイス材料として優れた物性値を有しているために、高耐圧・低損失なパワーデバイスが実現できる。SiC に関する開発はこれまで国家プロジェクトの支

援を受けて、SiC 基板、エピタキシャル成長、デバイス、機器応用の各技術領域における研究開発を継続して進めてきた。現在、「低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト」では 6 インチの SiC ウエハ、エピタキシャル成長、製造装置及び 3.3kV の高耐圧デバイスの開発及び変換器の開発を、「低炭素社会創成へ向けた炭化珪素(SiC)革新パワーエレクトロニクスの研究開発(最先端研究開発支援プログラム)」では 10kV 超の超高耐圧デバイスの開発を、それぞれ推進中である。また、国内企業として三菱電機株式会社が SBD(ショットキーバリアダイオード)をエアコンに搭載し製品化しており、ローム株式会社が SiC デバイスの量産を開始している。

GaN パワーデバイスは Si に比べ、バンドギャップが約 3 倍、絶縁破壊電界が約 10 倍、電子飽和速度が約 2.5 倍、熱伝導度が約 2 倍というパワーデバイス用半導体材料として優れた物性値を有しているため、次世代のパワーデバイス材料として期待されている。GaN パワーデバイスの開発は個別の企業にて推進されており、これまで国家プロジェクトでの取り組みは少なかった。基板として従来は SiC が用いられてきたが、近年 Si 基板上に GaN 結晶をヘテロエピタキシャル成長させる技術が実用的となり、基板コストを低減できたため開発が大きく前進した。しかし、Si 基板上に GaN を形成した基板は高耐圧に適さないため、耐圧 600V 以下の領域が主な適用範囲となっている。

(2) 海外とのベンチマーク

パワーデバイスについては、日系半導体メーカーが高いシェアを保っている。特に、耐圧が高い IGBT モジュールでの日系半導体メーカーのシェアは高く、インフィニオン等の欧州メーカーと市場を二分している状況である。また、成長性が高く、2015 年には 230 億ドルへの拡大が予想(矢野総研)されている。韓国では Fairchild がパワーデバイスの生産を行っている。中国では中国南車で Si-IGBT の生産が開始される予定。SiC では韓国の LG 電子でデバイス開発、中国では TankeBlue がウエハ製造を行っており、GaN では韓国のサムソン電子がデバイス開発を進めている。

米国では CPES(Center for Power Electronics Systems)、欧州では ECPE(European Center for Power Electronics)で SiC パワーデバイスの適用を始めとした超低損失なパワーエレクトロニクスの包括的な開発が積極的に進められてきた。また、米国ではスマートグリッドを対象としたプロジェクトとして FREEDM(Future Renewable Electric Energy Delivery and Management Systems Center)が発足しており、この中でパワーデバイスの開発や適用を含めた取り組みが行われている。

CPES は米国科学財団 NSF の研究センターのひとつで、米国をパワーエレクトロニクス分野の世界的リーダーにする目的で 1998 年に設立された。バージニア工科大学、ウィスコンシン大学、レンセラー工科大学などの 5 大学と ABB、インテル、Honeywell、オスラム、東芝インターナショナル、GE エネルギー、ボーイング、インフィニオンなど 80 社からなるコンソーシアムである。資金は 1998 年から 2008 年まで 60~70 億円が投入されたが、現在は NSF の支援は終了し、独自のミニコンソーシアムとして活動している。

FREEDM は NSF の支援を受けて開始した工学研究センター制度の 1 つで、2008 年にノースカロライナ州立大学内に設立されたコンソーシアムである。スマートグリッドの展開につながる応用研究をシステムからデバイスまで幅広く実施しており、大学ではアリゾナ州立大学、フロリダ州立大学、フロリダ農工大学、ミズーリ工科大学、アーヘン大学、チューリッヒ工科大学と連携し、産業界では ABB、三星、

CISCO 等 51 社と連携している。NSF からは 5 年間で 18.5 百万\$の資金が投入されている。

ECPE はパワーエレクトロニクス分野の主要企業である SIEMENS, ABB, ALSTOM, インフィニオンなど 27 社で 2003 年に設立された。目的はパワーエレクトロニクス関連の研究、教育 訓練、技術移転の促進。プリンシパルメンバーからの会費(40000 ユーロ/パートナー:総額 10 億円程度)を大学に渡して研究を実施。バイエルン州政府と EU はこのプロジェクトを資金面でサポートしている。

3. 3 パワーデバイスの研究開発課題

(1) 主回路の技術課題

主回路を構成するパワーデバイスとしては、現在主に使われている Si 材料を用いたデバイスとポスト Si 材料として使われ始めている SiC 材料、GaN 材料を用いたデバイスが挙げられる。

① Si パワーデバイス

高耐圧の Si-IGBT では均一な不純物濃度を有する高品質ウエハが課題。特に 8 インチ、とりわけ 3300V 耐圧クラスに至っては高品質のウエハ不足が懸念されている。この耐圧クラスの高品質ウエハとして中性子照射の NTD-FZ ウエハが挙げられる。FZ 基板へ中性子照射により Si の同位体を P への置換するものである。中性子照射炉の不足が要因の一つである。更に、12 インチ化に向けては、インゴットの内部にまで中性子照射が届かなく、ウエハ面内で均一な不純物濃度の形成が困難になるとの指摘もある

② SiC パワーデバイス

10kV 級の超高耐圧と社会インフラ対応の超高信頼性の両立が課題である。10kV 級の超高耐圧の領域では、MOSFET などのユニポーラデバイスでは損失が大きくなるため、バイポーラデバイスを開発する必要がある。現在、最先端研究開発支援プログラムで基本技術の開発を行っているが、超高信頼性と両立させるためには更なる開発を推進する必要がある。超高信頼性の確立には、大学と連携した基礎物性評価や評価技術の構築が極めて重要である。

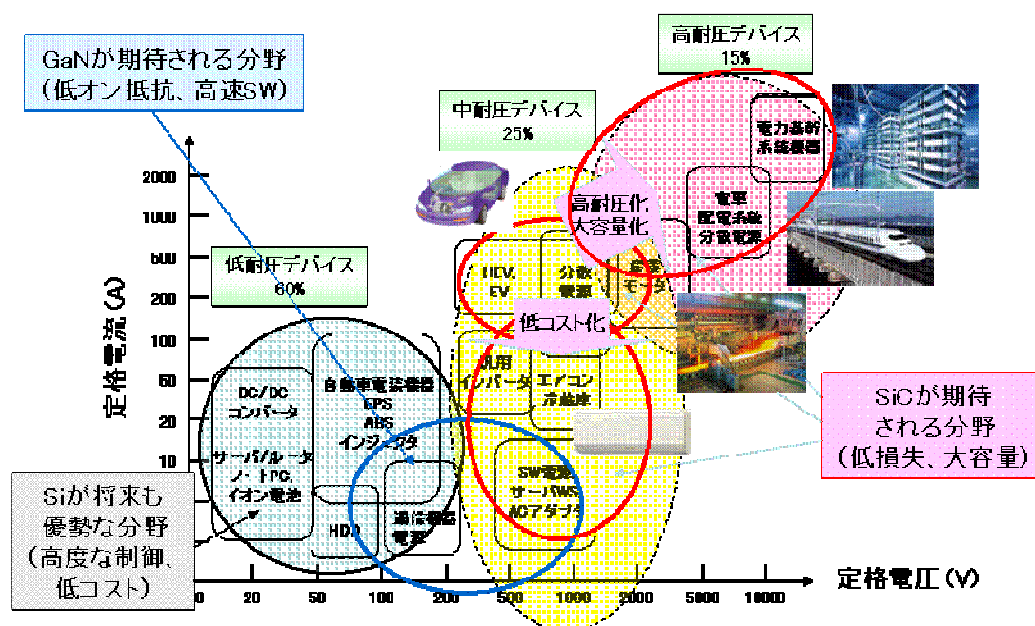


図23: パワー半導体の種類と用途

また、SiC 基板については国家プロジェクト(「低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト」)にて 6 インチレベルの高品質 SiC ウエハを開発中であり、11 年度の ICSCRM において新日鐵マテリアルズが 6 インチ基板を展示している。しかし、デバイスコストに占める基板コストはまだ大きく、実用化に向けて大幅なコスト低減と高品質化が課題である。

③GaN パワーデバイス

パワーデバイスには Si 基板上に GaN 結晶をヘテロエピタキシャル成長させた基板が主に使われているが、この基板では高耐圧に対応できないため、主な用途は 600V～1.2kV 以下の耐圧領域となっている。更なる高耐圧化を目指すためには、高品質 GaN ウエハの製造方法確立が課題である。

(2)モジュールの技術課題

メンテナンスが容易なファンレスの要求に対応し、高温(200～250℃超)かつ高信頼を達成できるモジュール構造が必要となる。課題となる技術は、配線、接合、絶縁封止、絶縁基板とパッケージ構造と多岐にわたっており、これら全てで、高温での信頼性を確保する必要がある。パッケージ構造では、主回路との相性も考慮する必要がある。また、上記要求に対応し上限温度の見極めと温度の最適化が必要となる。

①絶縁封止材料

現在広く使われているゲル材料は 200℃では長期で酸化が起こる。エポキシ樹脂は 200℃が限界といわれており、小型で高効率な動作を実現するためには、長期にわたり 250℃以上の温度で安定な封止材料の開発高耐熱化が課題である。これを実現するためには、封止材料の高耐熱化だけでなく、運転時(>250℃)と停止時(室温、場合によっては氷点下)で大きな温度差が生じ、熱膨張率差が大きいと大きな熱応力が発生する。このため、なるべく SiC の熱膨張率(4.5ppm/K)に合わせたような材料が必要となる。また、高温と低温での熱衝撃に耐える強靱な材料が必要である。さらに、高電圧系の制御を行う場合、高温動作時に長期に渡り1kV/ μ m以上の高い絶縁破壊特性、 $10^{16}\Omega/\text{m}$ 以上の優れた絶縁抵抗を示す材料が必要である。このように、これまでの材料を越える、新規な耐熱材料を開発する必要がある。

②接合材料

現在広く使われているハンダ材では 200～250℃における信頼性を確保するのは困難であり、高耐熱の接合材料・接合技術が必要となる。

③配線材料

現在広く使われている AL のワイヤボンドでは 200～250℃における信頼性を確保するのは困難であり、高耐熱の配線材料が必要となる。

④絶縁基板

パワーモジュールの絶縁基板としてアルミナと窒化珪素が一般的に用いられているが、上述の高温(200～250℃)かつ高信頼を実現するためには、絶縁基板材料として高電圧パワーモジュールとして高い耐電圧特性を有すると共に高い破壊靱性と高熱伝導の両立が必要となる。また、絶縁基板および放熱用及び配線用の Cu 板を含めたメタライズ基板として耐ヒートサイクル性を確保するための高強度化と

高靱性化が求められている。また、小型モジュール用については、セラミックより安価な耐熱プラスチック基板に実装するものが好ましい。これが実現すると、多くの電気機器に SiC デバイスが使われ、大きな市場を作ることが出来る。このため、超耐熱プラスチック基板の開発が必須となる。

⑤放熱材料

パワーモジュールに要求される温度は、パワーモジュールの放熱特性で大きく左右される。そのために、放熱用フィン・メタライズ基板と放熱フィンの接続技術の開発などが必要となる。これまでの放熱接着剤、シートは 200℃までの使用を考えており、200～250℃での長期安定性を実現できるものは無い。また、熱伝導率も 3W/mK 程度であり、パワーデバイスが発熱する量を完全に放出できず、10W/mK を超え、200～250℃以上で連続使用できる放熱材料の開発が必要である。

(3)ドライバの技術課題

①IC

モノシリックに集積したドライバの代表例としては、Si の集積化技術、高耐圧技術によるレベルシフターを用いる HVIC が挙げられる。しかしながら、HVIC で適用可能な範囲としては、5kW 程度の低パワー用途の高機能パワーモジュールに限られている。600V-1200V、30A 程度への適用に留まる。上記の要求、特に高温動作に対して、バルク Si の適用から、SOI-Si を適用する事例は散見されるが、200℃程度までの適用、耐圧としてはやはり 1200V に留まる。1700V 前後の高耐圧に向け、石英又はサファイア基板上の Si の適用の検討の必要がある。中長期では高耐圧、高温動作の面で GaN、SiC でのモノシリック化を検討する必要がある。SiC の場合では、主回路を駆動するための高駆動能力な横型 MOSFET の実現がとりわけ困難であり、良好な酸化膜界面技術の確立が必要になる。

また、高耐圧化に対応し、超高耐圧デバイスの駆動に関する技術を開発する必要がある。例えば、自己給電技術により回路を簡素化するなどの取り組みが必要となる。

②受動部品

高温、高信頼性の要求に応えるコンデンサ、抵抗、磁性部品等を実現する必要がある。抵抗では、抵抗値の温度依存性の抑制が課題となる。また、コンデンサでは、比誘電率の温度依存性抑制、高温でのリーク電流の抑制や高信頼性の確保、高誘電率化が課題である。これらを実現する新規な耐熱抵抗体、耐熱高誘電材料の開発が必要となる。

(4)アイソレータの技術課題

①アイソレータ

レベルシフターの HVIC では低パワークラスの駆動に留まり、パッケージ内にアイソレータを内蔵するゲートドライバがいくつか提案されている。代表的なものとして、オプ्टカプラー、トランスフォーマー等が挙げられる。オプ्टカプラーでは部品点数が多い、高温環境化の劣化が早いため、高温環境下で使用でき、高速な信号伝達が可能なインダクター-インダクタ、インダクター-磁気デバイスの適用が進んでいる。高速、高温、高耐圧、ノイズ耐性といった要求に対応し、磁気カプラーやキャパシティブカプラーを MEMS で実現或いは光ダイレクト駆動を検討する必要がある。

(5) 評価技術に関する課題

上述のようにスマートグリッドに適用する次世代高機能パワーモジュールを実現していくためには、個別の要素技術開発による性能向上も必要であるが、パワーモジュールとして高温、高耐圧、高信頼性を満足するための性能向上を実現していかなければならない。

現状では個別要素を評価する標準的な評価インバータはなく、その都度作製し要素技術の評価に供する状況であり、共通の尺度で評価するのが困難な状況である。従って、次世代の高機能パワーモジュールを効率的に開発していくためには、標準的な評価インバータ(パワーモジュール)の下で各種要素技術の性能評価及び開発を行うことが必要である。

(6) 人財に関する課題

パワーエレクトロニクス市場が拡大するにつれ、パワーエレクトロニクスに携わる人財に対する産業界のニーズは急激に高まっている。一方、パワーエレクトロニクスに関係する国内大学の講座数は少なく、伸びもわずかである。現状では優秀な人財を求めるニーズに対し、人財の供給がマッチングしていない状況である。人財の育成には長期間を要することを考えると、極めて大きな課題である。教育環境を整え、教育者の数を増やすこと、講座を増やすなどの地道な努力が継続して必要である。

3. 4 提言

産業に対して大きなインパクトを与えるスマートグリッドを実現するためには、高温、高耐圧、高信頼、高機能パワーモジュールが必要である。これを早期に実現することで、スマートグリッド向け機器、パワーデバイスおよび関連する産業がグローバルに打ち勝つことができる。そのためには多分野の技術を横断的に開発する体制と多分野の技術レベル評価するための基準となる評価方法を構築する必要がある。特に、評価方法の構築は、パワーエレクトロニクスの技術が多数の技術の組合せによって成り立つ技術領域であるため、要素技術単独の向上を図るだけでは不十分で、要素技術相互のトレードオフ関係を考慮した設計力の向上が不可欠である点からも重要である。あわせて、パワーモジュール関連の研究・開発者の育成・拡大を推進する必要がある。

(1) 多様な技術を組み合わせるパワーモジュールでは、

- ①産・学・独法が連携して材料、デバイス、部品など多様な分野でブレークスルー技術を開発する必要がある。これを受けて産業界がブレークスルー技術を実用化することで、産業競争力を強化することができる。
- ②ブレークスルー技術を効率的に開発するため、その有効性を評価する際に基準となる評価システムを産業界のサポートの基に独法に構築する必要がある。
- ③多様な技術をすり合わせてトレードオフを最適化するため、産・学・独法が連携した横断的な取り組みが必要である。このような取り組みでは業種間・同業の企業間の利害を調整する必要があり、産業界のサポートの基に独法を中心に推進するのが望ましい。

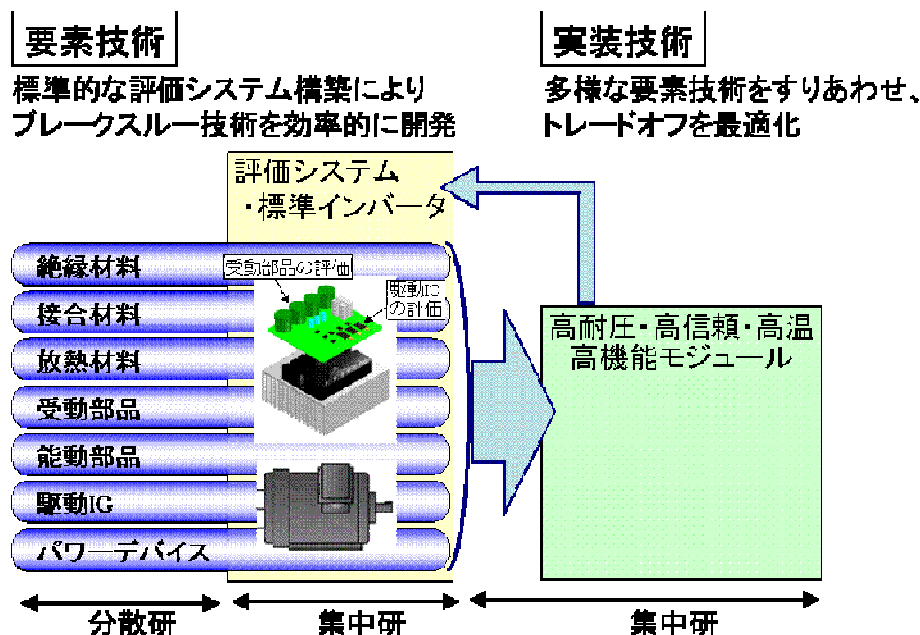


図24: 高性能パワーモジュール開発指針

(2)産業界が技術競争に打ち勝つ人財を永続的に確保するために、大学におけるパワーエレクトロニクスに関わる研究開発を強化し、優秀な研究者・大学講座の増加及びそこから輩出される人財を育成する必要がある。今後、電力の利用が進むとともに、その利用形態もますます高度化する事が予想される中、この分野の専門家の不足が今後ますます深刻化する事が懸念されている状況から、人財育成への取り組みは急務である。具体的には、大学が国家プロジェクトに参画するなどの連携を強化・継続する、大学におけるパワーエレクトロニクス研究開発への国からの投資を強化するなどの施策が挙げられる。また、例えば TIA を人財育成の場として活用し、企業研究者と学生が直接交流を持つことで、学生が将来像を持てるような意識付けを行うことも有効である。

(3)大学がメカニズム解明などの基礎・基盤技術を担うべく、技術の構築・蓄積を強化する必要がある。そのために、国家プロジェクト等を通じて、パワーデバイス、パワーエレクトロニクスやそれに関わる材料に関する研究を促進する必要がある。

(4)開発を担う人財を育成するためには、産・学・官の間での人財 交流を推進する仕組みを構築する必要がある。

3. 5提言実現の具体的手段

以上の提言を実現するための具体策として、新たな国家プロジェクト(以下、次期国家プロジェクト)の立案を提案する。このような横断的な取り組みを推進するには、国家プロジェクトなど国のサポートの基で戦略的に進めるのが望ましい。

(1)体制

開発体制は図23に示した開発の仕組みを実現するものとする。開発拠点としては、集中研と分散研の2つの形態が考えられる。要素技術である材料や部品では製造ノウハウが極めて重要であること、製造には大きな設備投資が必要となることより、各々の企業の開発拠点を活用した分散研で実施することが望ましい。一方、評価システムやトレードオフの最適化を行う実装の部分には多様な参加者が想定され、また中立的な立場が要求されるので、参加者が1拠点に集まって開発を遂行する集中研方式が望ましい。拠点の候補としては、パワーエレクトロニクスの研究開発拠点であるつくばイノベーションアリーナ(TIA)が考えられる。

主題		11	12	13	14	15	16	17
SiCデバイス			新材料					
SiCデバイス	1.2kV	次世代						
	3kV級		新材料			次期 国プロ		
	10kV超		最先端			次期 国プロ		
T-ツール	高パワー密度	次世代						
	MW級		新材料					
	高信頼、高温、高機能					次期 国プロ		
絶縁材料	絶縁封止							
	絶縁基板							
接合材料	接合							
放熱材料	配線							
受動部品	コンデンサ							
	抵抗							
能動部品	磁性部品							
	磁気コア							
	キャパシタ/コア							
駆動IC	SiC駆動回路							
	GaN駆動回路							
評価	評価用インバータ							

図25: 次期国家プロジェクトの概略スケジュール

(赤くハッチングされた部分が次期国家プロジェクトで取り組む領域)

図25には各開発項目への取り組みに関する案を示す。現在 SiC については、「次世代パワーエレクトロニクス技術開発(グリーン IT プロジェクト)」「(以下、「次世代」と呼ぶ)、「低炭素社会を実現する新材料パワー半導体プロジェクト」(以下、「新材料」と呼ぶ)、「低炭素社会創成へ向けた炭化珪素(SiC)革新パワーエレクトロニクスの研究開発(最先端研究開発支援プログラム)」「(以下、「最先端」と呼ぶ)の3つの国家プロジェクトが進められている。次期国家プロジェクトでは、スマートグリッドに必要なパワーモジュールをターゲットとし SiC デバイス技術、モジュール技術と現状のプロジェクトではカバーされていない図25に示されている全ての材料、部品技術までより広い技術範囲での技術のすり合わせの研究開発を実施する。SiC デバイス技術については、従来の国家プロジェクトでは 1.2kV、3.3kV 耐圧 MOSFET の実用化に向けた取り組みが主であったのに対し、次期国家プロジェクトでは 5kV 耐圧で抵抗を下げるができる新構造デバイス(スーパージャンクション)および 10kV 超で必要となるバイポーラデバイスを主なターゲットにする。現状の国家プロジェクトで、これらのデバイスに対する基礎的な取り組みが行われているので、次期国家プロジェクトではこれらのデバイスを実用化レベルにする開発を実施する。次期国家プ

プロジェクトは 13 年度に発足させ、5 年間で開発を完了させる計画を想定しており、SiC デバイス開発、高温、高耐圧、高信頼、高機能パワーモジュール開発および材料、部品、評価用標準インバータ開発の全て合わせて 5 年間で総額 100 億円を超えるリソース投入を想定する。現状の国家プロジェクトの成果をベースにすることでスマートグリッドの実現に必要な高温、高耐圧、高信頼、高機能パワーモジュールをより効率的かつ早期に開発し、国内のみならずグローバルに展開していくことで関連する産業がグローバルに打ち勝つことができる。

スマートグリッドで必要とされる高温、高耐圧、高信頼、高機能パワーモジュールを開発していくには、パワーデバイスとシステムとの連携が重要となる。このような連携を取るため、開発の出口である電力システムに関する専門家(例えば、国内大学)がアドバイザーとして本プロジェクトに参画する体制とする。これにより、システム側の要求を盛り込んだ開発が可能となるとともに、開発成果をシステム構築に十分に活用できるようにシステム側にフィードバックを行うことができる。

3. 6 まとめ

産業に大きなインパクトを与えるスマートグリッドを実現するためには、高耐圧・高信頼・高温・高機能パワーモジュールが必要であり、これを実現するための多分野の技術を横断的に開発する体制と多分野の技術レベル評価するための基準となる評価方法を構築する必要がある。あわせて、パワーデバイス関連の研究・開発者の育成・拡大を推進する必要がある。つくばイノベーションアリーナ(TIA)は、パワーエレクトロニクスの一大研究開発拠点であり、今後さらにパワーモジュール全体に開発分野を広げ、材料、デバイス、部品などで産・学・独法が連携してブレークスルー技術を開発することが重要である。

第 4 章：提言による産業競争力向上と我が国経済への効果

本提言で開発されるシングル nm リソ技術、LSI 積層化技術は、従来技術の技術限界を打破する大きな可能性を秘めており、圧倒的な低コストを武器にメモリーやロジックなどの半導体デバイスの微細化や多種多様システム LSI 構築を飛躍的に進展させる。また、高耐圧・高耐熱パワーモジュール技術はパワーエレクトロニクス機器の小型化・高性能化・高信頼化の飛躍的な向上を実現する。

先の 1. 2 節(我が国半導体産業の分析)で示してきたように、我が国には NAND フラッシュなどのファイルメモリーと DRAM というワークメモリーに強いメーカーが存在する。また、それらのメーカーを含む複数の国内メーカーが ReRAM や MRAM という新しいタイプの不揮発性メモリーの精力的な開発を行っている。

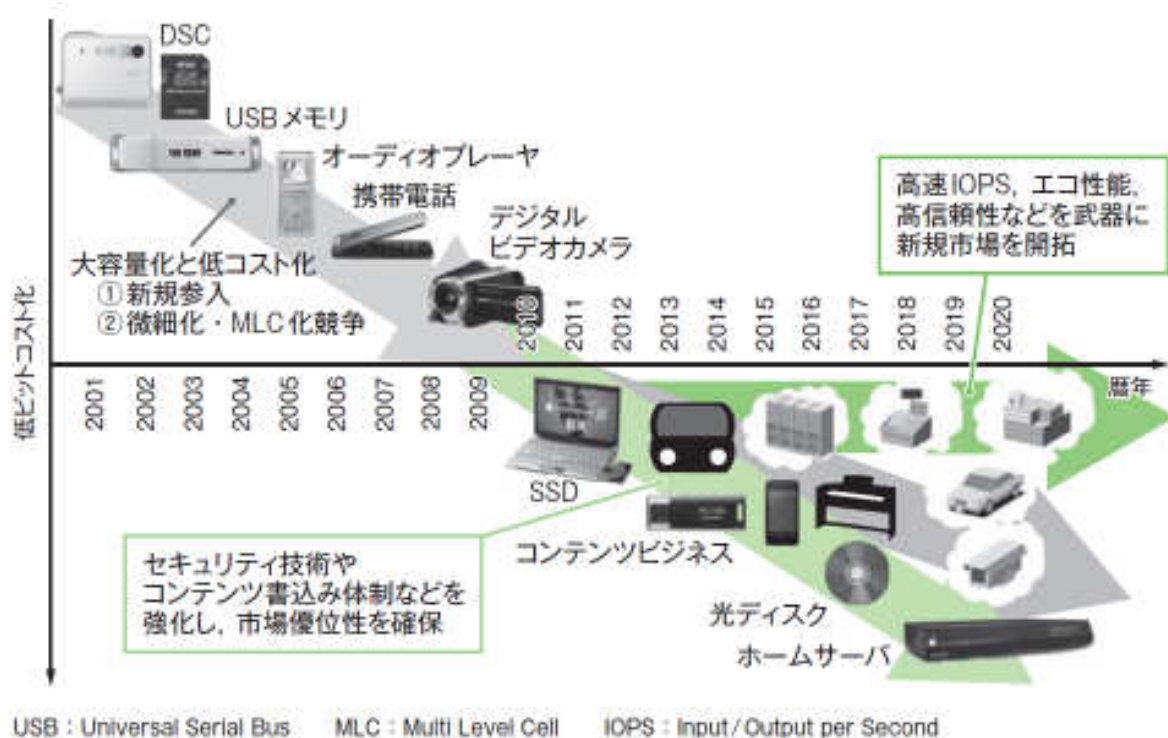


図 2 6 : 2 0 2 0 年に向けたストレージシステム応用の拡大
 (大島、「半導体不揮発メモリーの技術動向と展望」, 東芝レビューvol. 66 (9), 1 (2011))

今回の提言の実現は、当該技術の競合他社に先んじたビットコスト低減につながり、我が国メーカーの世界シェアを大いに伸ばし、我が国経済が大いに活性化されることが期待できる。その結果として、クラウドコンピューティングに用いられる様々な大容量ストレージシステムや高速サーバ、低消費電力携帯端末などへの爆発的な応用拡大を誘起することができる。

システム L S I への我が国半導体メーカーの取り組みは、前述のようにここ 2, 3 年の間に大きく変貌を遂げている。チップとしての微細化や高性能化は海外のファウンダリを主に用いるファブライツ戦略を持ち、独自のシステム構築と的確な回路システムに重心を置く。L S I 積層化技術において、同種あるいは異種半導体チップの積層化基盤技術の競合他社に先んじた早期確立が実現できれば、すばやいスピードで変化する市場において高速サーバ、低消費電力端末、高速情報通信インフラ、カーエレクトロニクス、センサーネットワークなどのシステム構築への対応に関し、我が国半導体メーカーの優位性を獲得する事ができ、我が国経済が大いに活性化されることが期待できる。これらはさらに利用アプリケーション、ソフトウェアなどの IT 産業全体の活性化にもつながるだろう。

一方先の 1. 2 節（我が国半導体産業の分析）で示してきたように、我が国には複数のパワー半導体メーカーが存在し、世界との熾烈な戦いの中にある。今回の提言の実現により高性能パワーモジュール技術が早期に確立されれば、それらの世界シェアを大いに伸ばす事につながり、我が

国経済が大いに活性化されることが期待できる。多様な技術をすり合わせて要素技術間のトレードオフを最適化していくためには、アプリケーションを具体的に想定する必要がある。スマートグリッド向けのパワーエレクトロニクス機器としては、以下のようなものが考えられる。これらのパワエレ機器を実現することで、分散電源やEMSの大量導入を可能とすることができる。

- ①分散電源、電力貯蔵設備の系統連系用変換器
- ②負荷配分の合理化や変圧器容量の最適化による省エネ、系統運用の合理化を可能とする変圧器のバンク間連系用変換器
- ③ 系統の保護機能を強化することができる半導体遮断機
- ④ 統電圧や電力潮流の制御性能を向上する変圧器タップ切換機の半導体化(切換頻度向上)、電圧補償装置、ループコントローラ、自励式無効電力補償装置
- ⑤ 系統の状況を踏まえた負荷マネジメントを実現し、単相／三相のバランスを維持するための HEMS、BEMS 用のインターフェース変換器

さらに今回の提言は、我が国全体の電力削減にも効果を発揮する。系統の状況を踏まえた負荷マネジメントを実現することで大幅な発電効率の向上が期待されるが、それに加えて配電損失を改善することができる。改善効果を3%と見積もると、これによる電力削減効果は、2007年度での電力消費に対して国内で2万GWh(およそ原発2.5基分)、全世界で35万GWh(およそ原発40基分)と見積もることができる。

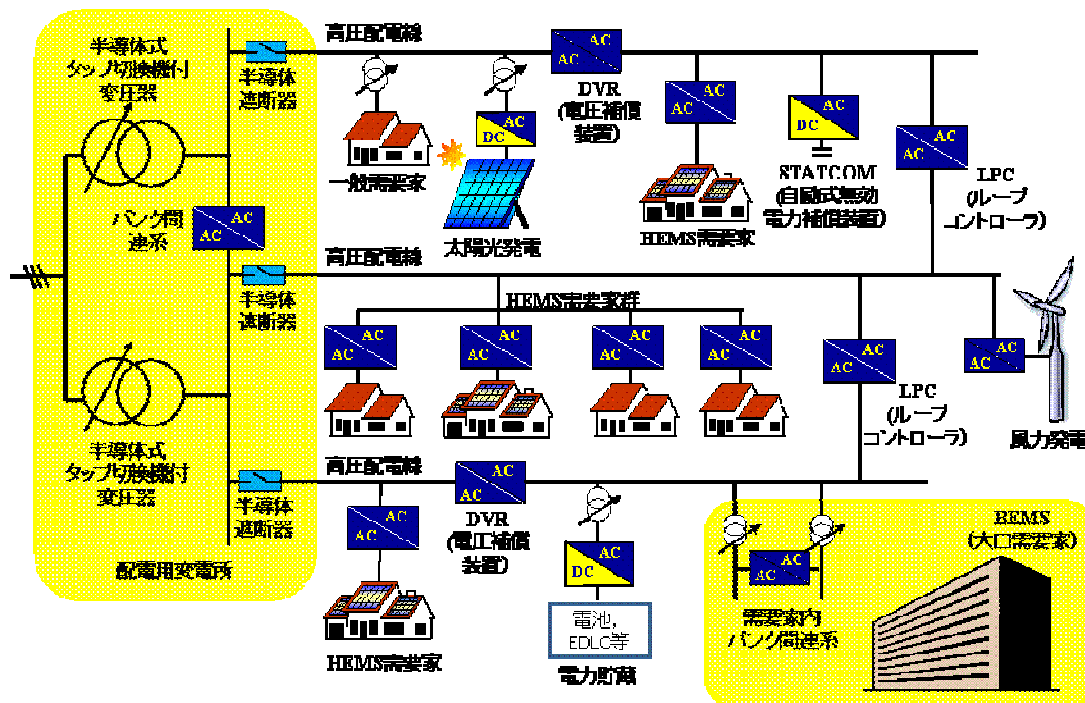


図27: 配電系のパワーエレクトロニクス機器

以上述べたような高性能半導体・パワー半導体の先端開発の提言実現の半導体装置産業への効果として、直接的にはリソグラフィ関連装置技術、および TSV-3D 関連装置技術の競争力強化に繋がる。特にリソグラフィ装置については 1. 3 で述べたようなシェアの低下が起こっている状況に対抗する施策ともなりうるものである。また 2. 3 で述べたように、シングル nm 加工装置、微細構造への膜堆積形成装置、表面洗浄・処理装置、CMP 装置、さらにシングル nm 高分解能評価解析装置、検査装置、分析装置など非常に広い分野への波及により、我が国半導体装置産業競争力を 2020 年代にわたりさらに強化する事が出来る。

さらに高性能半導体・パワー半導体の先端開発の提言実現は、半導体材料産業への効果として、直接的にはリソグラフィ用の材料技術、高耐圧・高耐熱パワーモジュール用有機無機材料、接合材料、受動部品、能動部品技術の競争力強化に繋がる。また 2. 3 で述べたようなシングル nm プロセスへの波及によりガス、スパッタリングターゲット、CMP 用スラリー、表面洗浄材の早期開発を促すとともに、新しいパワー半導体用ウエハ技術開発を活性化し、我が国半導体材料産業競争力を 2020 年代にわたりさらに強化をする事に繋がる。

以上述べてきた事を、総括すると図 28 のように纏める事ができる、高性能半導体およびパワー半導体先端研究開発提言から直接的な効果、波及効果、そして最終的に 2020 年代の 3 大ストリーム構築に大きく寄与する形を示している。これらが、我が国産業全体の活性化を行う、正に核となる技術であることがわかる。

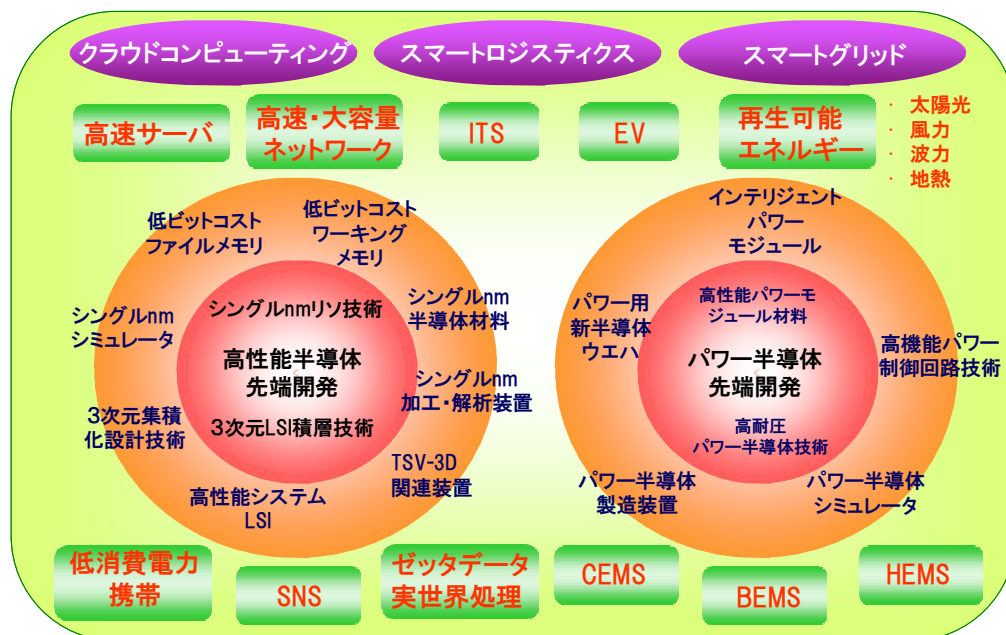


図28: 2020年の社会システムへの本提案の貢献

以下に、本提言が直接的に関係する製品群の 2020 年の市場を予測し、その経済効果の規模を試算してみる。

- ① NAND フラッシュ等ファイルメモリ：2011～2013 までの CAGR 見込み（Gartner 14%）

が続き2020年には約6.4兆円となる。

- ② DRAM等のワークメモリ：2020年の市場規模は2011年をキープすると2.6兆円となる。
- ③ 3次元積層システムLSI：2020年の市場規模は2-3兆円と予想されている（ザイキューブ社）
- ④ パワー半導体モジュール：スマートグリッド機器の中で規模が最も大きくなると想定されるのは、HEMS、BEMS等の需要家群で必要となるAC/AC変換器である。例えば、スマートメータに対する需要は2020年には全世界で2億台が想定されており(2011年6月6日 日本経済新聞記事)、SiCを搭載したAC/AC変換器への適用率を勘案すると、AC/AC変換器の市場規模は2020年で2兆円程度と想定することができる。また、これらの技術を適用できる輸送機器について考えると、SiCを搭載したEV/HEV向け変換器は、2025年で5000億円、SiCを搭載した鉄道向け変換器は、2020年で数百億円と見積もられている。

これらを纏めたのが図29である。全体で14兆円規模の経済効果として表れているのが分かる。なお、本提言の直接的な開発項目は、リソグラフィ技術やLSI積層化技術であり高性能半導体の先端開発においては、その一部であるということに注意する必要がある。しかしながら、これらの技術が総合的な技術体系の中で核となるものであるため、波及効果も含め掲記のような試算の仕方をしている。ここで、パワーモジュールは基本的に電力変換器に組み込んで使われるため、電力変換器の市場規模として見積もりを行っている。一方、先端半導体を組み込んだセット機器の売り上げへの効果や、さらにはソフトやアプリケーションの売り上げへの効果は加えられていない。また今回の試算において半導体装置・材料産業への経済効果については、最終製品としての半導体デバイス・モジュールの売り上げとして、掲記市場の中に計上されているものとみなしている。

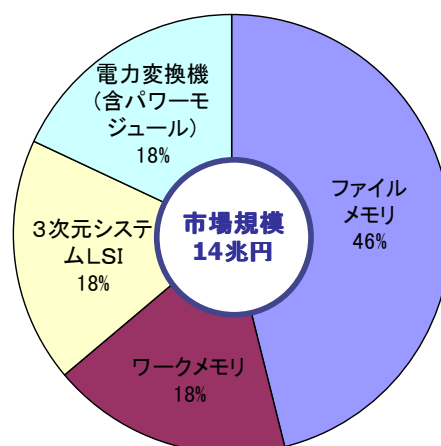


図29：本プロジェクトに関連する製品の市場規模合計（2020年）

最後に、本提言の実現は技術力強化のみならず次代を担う人財の育成にも大いに貢献する。半導体に関連する大学研究については十分な資金的支援や産業界からの関与が必ずしも十分でない面がみられる。本提案のような産学連携の下で共同研究開発を行うことで、大学の学生のみならず、企業の特に出発研究者が他産業の研究者たちと自由闊達にアイデアをぶつけ合う場が創生され、単に共同開発期間のみならず、その後の業界内の人間関係の広がりとしてわが国の半導体業界の将来的な競争力強化に寄与する。パワー半導体関連では、電力の利用が進むとともに、その利用形態もますます高度化する事が予想されており、この分野の専門家がますます必要になっている。その一方で、パワーエレクトロニクスや電力システムに関わる国内大学の講座数は少なくなっており、この分野の人材供給に懸念が持たれている状況である。これらの分野のプロジェクトに参画することで、現在手薄になっているパワーエレクトロニクスや電力システムにおける人材育成や基礎・基盤技術力を強化することができる。このことも将来の産業競争力、経済効果として計上する必要がある。

第5章：まとめ

5. 1 今後の半導体先端研究開発に関する提言まとめ

以上述べてきたように、半導体機器、半導体デバイス、半導体製造装置、半導体材料、それぞれの産業の有機的な結合により成り立っている半導体産業の競争力強化のための先端研究開発を考える場合、これら技術階層間のシナジー効果を発揮できる先端研究開発分野を選定し、共同開発体制を早期に構築し、先行していくことが重要である。それが、掲記の全てのレイヤーにおいて強い企業を有するという我が国の特徴を真に活かした産業競争力の維持向上の施策と考えられる。もちろん、これが単なる国内連合を志向するものではなく、海外メーカを含めた業界図の中で、国内企業の競争力を総合的にあげるための戦略とならねばならない。以上の認識の下、今後変貌する社会の世界的な潮流である3つのストリーム（情報ストリームとしてのクラウドコンピューティング、電力ストリームとしてのスマートグリッド、モノのストリームとしてのITSやスマートロジスティクスシステム）の効率化・高速化・安定化・安全化のため、半導体装置が基盤技術としてどう望まれ、大きな市場を形成するかという視点から今後の先端研究開発の方向性を探り提言とした。

更なる発展を示すクラウドコンピューティングのためには、高速サーバや低消費電力携帯端末のために半導体メモリーのさらなる大容量化および論理LSI処理速度高速化低消費電力化が重要な基盤技術となる。半導体メモリーの大容量化には半導体スケーリングに代表される素子の微細化と、素子レベルあるいはチップレベルでの積層化（3次元化）が必要であり、論理LSIにおける処理速度の高速化では、スケーリングとマルチコアに代表される並列化が重要な要素を担う。また、同種・異種LSIの超積層技術による競争力のあるシステムインテグレーションが必要である。2020年代にはシングルnmレベルのスケーリングが必須であり、そのための技術を有する事が半導体デバイスメーカのみならず、装置メーカ、材料メーカにとって競争力のため

に不可欠である。シングルnmレベルのリソグラフィ技術を早期に具現化することが肝要であり、そのために我が国の国際競争力を持つ半導体装置メーカ・材料メーカと半導体デバイスメーカ、国内化学系有力大学研究室が参加して新しいリソ技術を共同開発していくことが必要である。其の波及効果としてのシングルnm世代のプロセス開発、デバイス開発、回路開発、分析技術開発を加速する事ができ、わが国技術優位性確保のためのスピードを上げることが出来る。さらに、システムLSIにおいては、市場ニーズに即応できるハードからソフトまでを考慮した半導体システムの最適解を生み出し続けることのできるプラットフォームの構築が鍵となる。ここには装置技術として多層配線としてのTSV総合技術が含まれる。これらを、産独学連携の下で共同研究開発を行うことで、大学の学生のみならず、企業の特に若手研究者が他産業の研究者たちと自由闊達にアイデアをぶつけ合う場が創生され、単に共同開発期間のみならず、その後の業界内の人間関係の広がりとしてわが国の半導体業界の将来的な競争力強化に寄与する。以上述べたような高性能半導体技術開発のための環境の条件としては、高いクリーンネスをもつ湿度を管理された300mmラインクリーンルームであり、プロセス、デバイス、評価解析技術開発環境が其の周辺にあること、さらに、多くの企業と大学が共同で研究開発ができるということが挙げられ、それゆえ、茨城県つくば市の‘つくばイノベーションアリーナ(TIA)’が最適であると考えられる。

産業に対して大きなインパクトを与えるスマートグリッドを実現するためには、高温、高耐圧、高信頼、高機能パワーモジュールが必要である。これを早期に実現することで、スマートグリッド向け機器、パワーデバイスおよび関連する産業でグローバルに打ち勝つことができる。そのためには材料からデバイスに到る全ての分野の技術を横断的に開発することが必要で、多様な技術をすり合わせてトレードオフを最適化するため、横断的な取り組みが必要である。また、技術競争に打ち勝つ人財を永続的に確保するために、大学におけるパワーエレクトロニクスに関わる研究開発を強化し、優秀な研究者・大学講座の増加及びそこから輩出される人財を育成する必要がある。そのため、大学と国家プロジェクトの連携を強化・継続することが重要である。つくばイノベーションアリーナ(TIA)は、パワーエレクトロニクスの一大研究開発拠点であり、今後さらにパワーモジュール全体に開発分野を広げ、材料、デバイス、部品などで産・学・独法が連携してブレークスルー技術を開発することが重要である。

5. 2 その他の提言

以上半導体先端開発に関する提言を纏めてきたが、さらに今後のわが国産業全体にとっても有効な施策について、意見を纏めたのでここに書きとめておく。掲記の半導体先端開発の中で具現化されるのみでなく、半導体に限らず別の研究開発項目であっても、具現化されていくことが将来のわが国産業競争力強化に対し大きな意味を持つものとする。考える所以である。

今回の先端開発では、半導体産業における多様なレイヤーの業種が、多様なフェーズで参画す

る共同開発スキームが必要である。これに限らず、現在あるいは今後もさらに多く、このような共同研究開発が増えていくものと思われる。特に国家プロジェクトで行うものについてはそれゆえ省庁間や、同一省庁においても原課の壁を越えたものになるため、遂行にあたっては緊密な連携がなされる必要があると考えられる。

産官学連携と人財育成の観点については、既に述べてきたところであり、強調してしすぎる事は無いが、わが国の若者人口の低下は、優秀な人財の供給方法として、もはや単に大学との連携を強めるという形だけでは対応できないところに来ているのは事実である。今後、もっと女性や外国籍の優秀な研究者に大いに枠を広げ、彼らが活躍できるような環境を整備していく必要があるだろう。外国籍の研究者の場合、定着率の問題もあるかもしれないが、有る程度の成果の後にむしろ国に戻ったときに、良好な関係を維持できていれば、新たな人財供給のコーディネータという形で活躍願うこともありうるだろう。個別企業のインセンティブの問題という側面もあるだろうが、保育所の整備や優良な外国人が家族で住みやすい環境（英語表記や文化多様性の許容）という、社会や地域とのすり合わせの部分もあり、国や自治体の協力を得たい課題である。また、開発を担う人財を育成するためには、産・学・官の間でもっと頻繁な人財の交流・異動が有効である。交流を阻害する要因である、産・学・官間の年金制度の違いなどの課題への取り組みが重要である。

また、特区制度などを通じて、規制緩和や、優遇制度などを整備し、社会実験の促進や、自由なシナリオ作りを行う事も有効と考えられる。半導体開発においては、大型で非常に高精度な装置を多数開発すると共に、プロセスレシピを開発する必要がある。それゆえ、先端開発に必要な設備投資の増大も招いている。今後の半導体基板450mm化への対応も出てくるものと思われ、装置などの資産に対する税額控除、償却期間の短縮、国の環境整備などの施策を行うことを検討するのが有効である。半導体および製造装置の開発、それに付随した材料開発、それらに携わる優秀な人財の海外流出に一定の歯止めをかける方策となる。

今後、半導体産業の広がり（技術レイヤー、新アプリ、ビジネスモデル）を意識し、常に変わり行く社会ニーズの方向性に対応して、掲記あるいは、そのほかの政策を立案遂行していくことが必須と考えられる。

5. 3 今後の検討

今回の提言は半導体産業界のさまざまな分野から広くメンバーを集め、メンバー間の率直な議論や専門家のヒアリングを通して報告としてまとめたものである。今後も、本提言に関連するであろうプレーヤー、専門家の大多数に意見を聞きながら、提言をブラッシュアップし、具現化していく必要がある。その中には共同開発の枠組み、また大学や独立行政法人との連携の具体化、また海外メーカとの関係検討も含まれるであろう。

<参考文献>

4月26日経済産業省報道発表「東日本大震災後の産業実態緊急調査」「サプライチェーンへの影響調査」
<http://www.meti.go.jp/press/2011/04/20110426005/20110426005-4.pdf>

WSTS 日本協議会 2011年春季半導体市場予測について

ITRS Reports 2009 edition, 2010 update,
<http://www.itrs.net/reports.html>

肥塚ら、半導体製造装置産業の現状分析、立命館経営学 49 (2011)、P. 97.

国際半導体製造装置材料協会(SEMI)資料

H. Wakabayashi, et al., Technical Digest, International Electron Devices Meeting 2005, P.151.

H.-S.P. Wong, et al., 2011 Symposium on VLSI Technology, Digest of Technical Papers, p. 26.

島津ら、第2回新機械振興賞受賞者業績概要「低加速電子ビーム近接転写装置」より

大島、「半導体不揮発メモリの技術動向と展望」、東芝レビューvol.66(9), 1 (2011)

日経エコロジー 2010年11月号

ザイキューブ社：<http://www.zy-cube.com/index/zycubetechnology.pdf>

産業競争力懇談会（COCN）

東京都千代田区丸の内一丁目 6 番 6 号 〒100-8280

日本生命丸の内ビル（株式会社日立製作所内）

Tel : 03-4564-2382 Fax : 03-4564-2159

E-mail : cocn.office.aj@hitachi.com

URL : <http://www.cocn.jp/>

事務局長 中塚隆雄